

DATA SHEET

数据手册

BS101014

14 位单通道模数转换器

2024.6

BS101014				
14 位单通道模数转换器				
版本号： V2.10		当前版本时间：2024 年 6 月		
新旧版本改动比较：				
旧版	文档页数	当前版本	文档页数	主题（和旧版本相比的主要变化）
V1.00	24	V2.00	32	在 V1.00 版本仅对 BS101014-25 进行描述的基础上增加了对 BS101014-40 和 BS101014-65 的描述
V2.00	32	V2.10	31	从陶封产品描述，更改为塑封产品描述。

如果您有技术、交付或价格方面的任何问题，请联系成都博思微科技有限公司的相关办公室或当地的代理商，谢谢！

编制时间：2024 年 6 月

产品概述

BS101014 是一款工作电压为 3.3V，转换速率可支持 25Msps、40Msps、65Msps 的单芯片单通道 14Bit 模拟数字信号转换器。

BS101014 具有内置的高性能前端采样保持放大器（SHA）以及参考电压源，支持包括差分模拟信号输入与单端模拟信号输入的应用场景。BS101014 的电路结构上包括了带隙基准产生电路、时钟信号接收与分配电路、采样保持电路、ADC 内核电路、数字校正与输出电路等。BS101014 采用了 QFN32 的封装形式。

产品特性

- 单电源供电(3V~3.6V)
- 功耗:

BS101014-25:115mW

BS101014-40:300mW

BS101014-65:400mW

- 差分输入带宽高达 500MHz
- 模拟输入范围：1V p-p 到 2V p-p
- 数据输出格式：偏移二进制和二进制补码
- 具有时钟周期稳定器
- 奈奎斯特频域内：SNR 67dBc
- 奈奎斯特频域内：SFDR 82dBc

应用领域

- 医疗成像设备
- 通信接收机中的中频采样
- 频谱分析仪器
- 电池供电设备

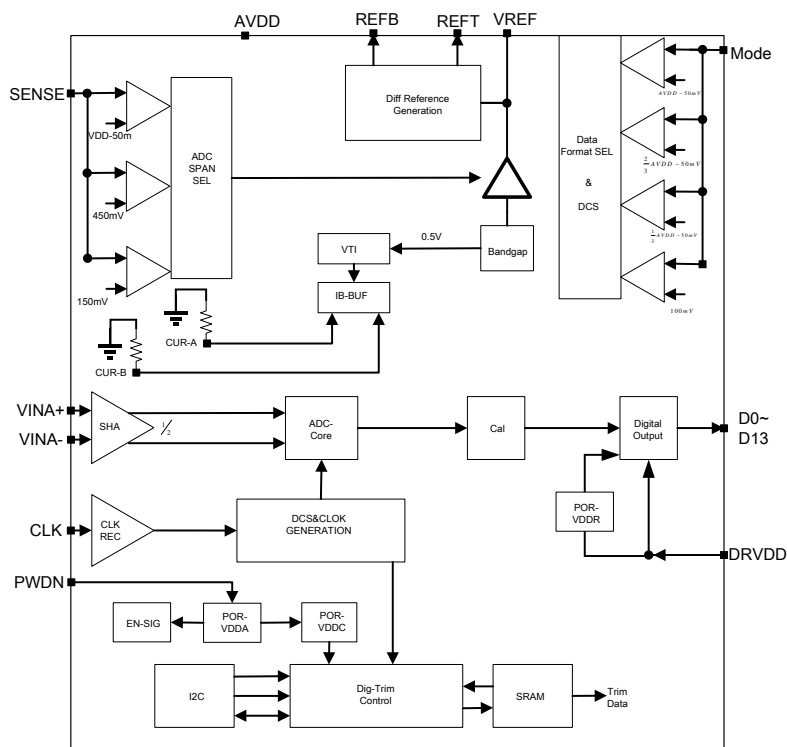


图 1 BS101014 示意图

目 录

1 引脚描述	1
1.1 引脚布局图	1
1.2 引脚功能说明	1
2 电特性	2
2.1 电性能参数	2
2.1.1 静态测试参数	2
2.1.2 动态测试参数	2
2.1.3 数字接口特性	3
2.1.4 转换特性	4
2.2 ESD 性能	5
2.3 极限参数值	5
2.4 推荐工作条件	6
2.5 典型性能特性	6
2.5.1 BS101014-25 典型性能特性	6
2.5.2 BS101014-40 典型性能特性	9
2.5.3 BS101014-65 典型性能特性	12
3 功能特性	14
3.1 功能概述	14
3.2 特性描述	15
3.2.1 模拟输入	15
3.2.2 时钟输入	18
3.2.3 时钟 Jitter	18
3.2.4 芯片功耗模式	18
3.2.5 数字输出	19
3.2.6 溢出指示	19
3.2.7 时序特性	19
3.2.8 电压基准	20
3.2.9 内部基准	20
3.2.10 外部基准	21
3.2.11 工作模式选择	22
4 典型应用	22
4.1 典型应用概述	22
4.2 电源设计建议	22
4.3 单端输入应用	22
4.4 变压器差分输入应用	23
4.5 运放差分输入应用	23
4.6 PCB 布局建议	24
5 封装信息	25
6 订购信息	25

1 引脚描述

1.1 引脚布局图

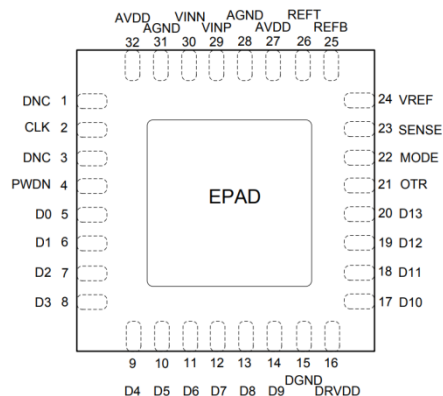


图 2 芯片管脚示意顶视图

1.2 引脚功能说明

表 1 引脚说明表

引脚序号	引脚名	引脚类型	说明
1	DNC		不连接
2	CLK	输入	时钟输入，CMOS 电平输入
3	DNC		不连接
4	PWDN	输入	掉电控制，高电平进入掉电模式，低电平恢复正常工作模式
5 到 14, 17 到 20	D0(LSB)到 D13(MSB)	输出	ADC 转换数据输出，CMOS 电平
15	DGND	电源地	ADC 数据输出地
16	DRVDD	电源	ADC 数据输出接口电源
21	OTR	输出	溢出指示，CMOS 电平输出，当输出高电时，说明模拟信号超范围导致溢出
22	MODE	输入	数据格式选择与 DCS 使能
23	SENSE	输入	基准电压选择
24	VREF	输入\输出	基准电压，当选择为内部参考模式时，在该引脚上输出内部参考源的参考电压；当选择为外部基准时，需要在该引脚上施加合适的参考电压供内部转换电路使用
25	REFB	电源	差分基准 (-)
26	REFT	电源	差分基准 (+)
27, 32	VDDA	电源	模拟电源
28, 31	GNDA	电源地	模拟地
29	VINP	输入	模拟差分输入同相端
30	VINN	输入	模拟差分输入反相端，当使用单端信号时需要接到对应的共模电平上，不能悬空

2 电特性

2.1 电性能参数

2.1.1 静态测试参数

典型值的测量条件：环境温度为 25℃，VDDA 管脚电压为 3.3V；VDDD 管脚电压为 3.3V；最小值、最大值包括了：环境温度-40℃~85℃和推荐的工作电压。部分电参数测试条件（不同的电压和温度），标注在测试条件一栏。

表 2 静态电参数表

特性	符号	条件：VDDA=3.3V VDDD=3.3V 除另有规定外，TA=常温（25℃）	极限值			单位
			最小	典型	最大	
分辨率	N		14			Bits
失调电压	V _{OFFSET}	VP=VN= VDDA/2 1.0V 模式			±1.75	%FSR
增益误差	V _{Gain-error}	1.0V 模式		±2.3	±6.9	%FSR
微分非线性	DNL	1.0V 模式		±0.5	±1	LSB
积分非线性	INL	1.0V 模式		±4	±18	LSB
内部基准电压						
基准误差	△VR _{1V}	1.0V 输出模式			±35	mV
	△VR _{P5V}	0.5 V 输出模式			±17.5	mV
基准负载调整率	△VL _{1V}	1.0V 输出模式 @1mA			±2	mV
	△VL _{P5V}	0.5 V 输出模式 @0.5mA			±0.2	mV
基准输入电阻	R _{REF}	外部基准模式	13			KΩ
电源电压	VDDA			3.3		V
接口电源电压	VDDD			3.3		V
电源电流	I _{VDDA}	Fs=25MHz		31		mA
		Fs=40MHz		71		mA
		Fs=65MHz		110		mA
接口电源电流	I _{VDDD}	Fs=25MHz		4.0		mA
		Fs=40MHz		5.0		mA
		Fs=65MHz		6.0		mA
关断电流	I _{VDDA-SH}	PWDN=逻辑高		2.5		mA
关断电流	I _{VDDD-SH}	PWDN=逻辑高		0.5		mA
输入电容	Cap _{IN}		6			pF

2.1.2 动态测试参数

典型值的测量条件：环境温度为 25℃，VDDA 管脚电压为 3.3V；VDDD 管脚电压为 3.3V；最小值、最大值包括了：环境温度-40℃~85℃和推荐的工作电压。部分电参数测试条件（不同的电压和温度），标注在测试条件一栏。

表 3 动态电参数表 (25MHz)

特性	符号	条件: $V_{DDA}=3.3V$ $V_{DDD}=3.3V$ 除另有规定外, T_A =常温 (25℃)	极限值			单位
			最小	典型	最大	
信噪比	SNR $F_s=25MHz$	$F_{in}=2.3MHz$ $F_s=25MHz$		68.3		dBc
		$F_{in}=9.7MHz$ $F_s=25MHz$		67.7		dBc
		$F_{in}=32.5MHz$ $F_s=25MHz$		66.2		dBc
		$F_{in}=100MHz$ $F_s=25MHz$		62.2		dBc
无杂散 动态范围	SFDR $F_s=25MHz$	$F_{in}=2.3MHz$ $F_s=25MHz$		81.4		dBc
		$F_{in}=9.7MHz$ $F_s=25MHz$		85.1		dBc
		$F_{in}=32.5MHz$ $F_s=25MHz$		84.2		dBc
		$F_{in}=100MHz$ $F_s=25MHz$		82.9		dBc

表 4 动态电参数表 (40MHz)

特性	符号	条件: $V_{DDA}=3.3V$ $V_{DDD}=3.3V$ 除另有规定外, T_A =常温 (25℃)	极限值			单位
			最小	典型	最大	
信噪比	SNR $F_s=40MHz$	$F_{in}=2.3MHz$ $F_s=40MHz$		68.5		dBc
		$F_{in}=9.7MHz$ $F_s=40MHz$		68.6		dBc
		$F_{in}=19.6MHz$ $F_s=40MHz$		66.7		dBc
		$F_{in}=100MHz$ $F_s=40MHz$		56.9		dBc
无杂散 动态范围	SFDR $F_s=40MHz$	$F_{in}=2.3MHz$ $F_s=40MHz$		81.5		dBc
		$F_{in}=9.7MHz$ $F_s=40MHz$		80.1		dBc
		$F_{in}=19.6MHz$ $F_s=40MHz$		82.3		dBc
		$F_{in}=100MHz$ $F_s=40MHz$		78.6		dBc

表 5 动态电参数表 (65MHz)

特性	符号	条件: $V_{DDA}=3.3V$ $V_{DDD}=3.3V$ 除另有规定外, T_A =常温 (25℃)	极限值			单位
			最小	典型	最大	
信噪比	SNR $F_s=65MHz$	$F_{in}=2.3MHz$ $F_s=65MHz$		67.8		dBc
		$F_{in}=9.7MHz$ $F_s=65MHz$		66.9		dBc
		$F_{in}=19.6MHz$ $F_s=65MHz$		65.8		dBc
		$F_{in}=100MHz$ $F_s=65MHz$		62.4		dBc
无杂散 动态范围	SFDR $F_s=65MHz$	$F_{in}=2.3MHz$ $F_s=65MHz$		83.0		dBc
		$F_{in}=9.7MHz$ $F_s=65MHz$		77.3		dBc
		$F_{in}=19.6MHz$ $F_s=65MHz$		77.6		dBc
		$F_{in}=100MHz$ $F_s=65MHz$		77.5		dBc

2.1.3 数字接口特性

典型值的测量条件: 环境温度为 25℃, V_{DDA} 管脚电压为 3.3V; V_{DDD} 管脚电压为 3.3V; 最小值、最大值包括了: 环境温度-40℃~85℃和推荐的工作电压。部分电参数测试条件 (不同的电压和温度), 标注在测试条件一栏。

表 6 数字接口特性参数表

特性	符号	条件: $V_{DDA}=3.3V$ $V_{DDD}=3.3V$ 除另有规定外, $T_A=常温(25^{\circ}C)$	极限值			单位
			最小	典型	最大	
逻辑输入高	V_{IH}		2.0			V
逻辑输入低	V_{IL}				0.8	V
$DRV_{DD}=3.3V$						
输出逻辑高	V_{OH}	$V_{DDD}=3.3V$ $I_{OH}=1.6mA$	3.25			V
输出逻辑低	V_{OL}	$V_{DDD}=3.3V$ $I_{OL}=1.0mA$			0.2	V
$DRV_{DD}=2.5V$						
输出逻辑高	V_{OH}	$V_{DDD}=3.3V$ $I_{OH}=1.6mA$	2.45			V
输出逻辑低	V_{OL}	$V_{DDD}=3.3V$ $I_{OL}=1.0mA$			0.2	V

2.1.4 转换特性

典型值的测量条件: 环境温度为 $25^{\circ}C$, V_{DDA} 管脚电压为 $3.3V$; V_{DDD} 管脚电压为 $3.3V$;
最小值、最大值包括了: 环境温度 $-40^{\circ}C \sim 85^{\circ}C$ 和推荐的工作电压。部分电参数测试条件 (不同的电压和温度), 标注在测试条件一栏。

表 7 转换特性参数表 (25MHz)

特性	符号	条件: $V_{DDA}=3.3V$ $V_{DDD}=3.3V$ 除另有规定外, $T_A=常温(25^{\circ}C)$	极限值			单位
			最小	典型	最大	
时钟频率	F_{clk}		5		25	MSPS
时钟高脉宽	t_{CLK-H}	$F_s=25MHz$	15			ns
时钟低脉宽	t_{CLK-L}	$F_s=25MHz$	15			ns
数据输出传输延迟	t_{PD}				6	ns
流水线延迟	latency				7	cycles
孔径延迟	t_A				1	ns
孔径抖动	t_J	$F_s \leq 25MHz$			0.5	ps
唤醒时间	Wake-up time				10	ms

表 8 转换特性参数表 (40MHz)

特性	符号	条件: $V_{DDA}=3.3V$ $V_{DDD}=3.3V$ 除另有规定外, $T_A=常温(25^{\circ}C)$	极限值			单位
			最小	典型	最大	
时钟频率	F_{clk}		5		40	MSPS
时钟高脉宽	t_{CLK-H}	$F_s=40MHz$	10			ns
时钟低脉宽	t_{CLK-L}	$F_s=40MHz$	10			ns
数据输出传输延迟	t_{PD}				6	ns
流水线延迟	latency				7	cycles
孔径延迟	t_A				1	ns
孔径抖动	t_J	$F_s \leq 40MHz$			0.5	ps
唤醒时间	Wake-up time				10	ms

表 9 转换特性参数表 (65MHz)

特性	符号	条件: $V_{DDA}=3.3V$ $V_{DDD}=3.3V$ 除另有规定外, T_A =常温 (25℃)	极限值			单位
			最小	典型	最大	
时钟频率	F_{clk}		5		65	MSPS
时钟高脉宽	t_{CLK-H}	$F_s=65MHz$	6.2			ns
时钟低脉宽	t_{CLK-L}	$F_s=65MHz$	6.2			ns
数据输出传输延迟	t_{PD}				6	ns
流水线延迟	latency				7	cycles
孔径延迟	t_A				1	ns
孔径抖动	t_j	$F_s \leq 65MHz$			0.5	ps
唤醒时间	Wake-up time				10	ms

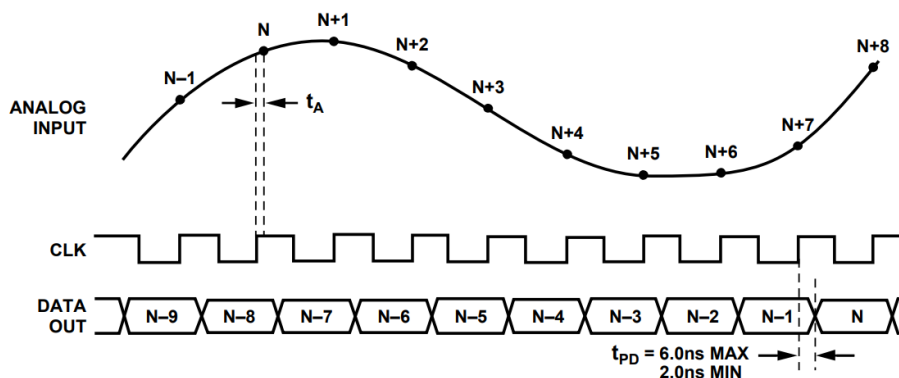


图 3 数据输出时序图

2.2 ESD 性能

	ESD 模型	耐压值	单位
V(ESD)	人体模式 1	± 2000	V

注: JEDEC 的标准 JEP155 规定: HBM ESD 能力达到 500-V 就可以允许安全生产, 在标准的 ESD 控制流程中。

2.3 极限参数值

参数	名称	相对于	MIN	MAX	UNIT
V_{DDA}	模拟电源电压	GNDA	-0.3	3.9	V
V_{DDD}	数字电源电压	DGND	-0.3	3.9	V
GNDA	模拟地	DGND	-0.3	0.3	V
D0 到 D13	数据输出	DGND	-0.3	$V_{DDD}+0.3$	V
CLK、MODE	逻辑输入	GNDA	-0.3	$V_{DDA}+0.3$	V
VINP、VINN	模拟输入	GNDA	-0.3	$V_{DDA}+0.3$	V
VREF	带隙基准	GNDA	-0.3	$V_{DDA}+0.3$	V
SENSE	基准电压选择	GNDA	-0.3	$V_{DDA}+0.3$	V
REFT、REFB	差分基准	GNDA	-0.3	$V_{DDA}+0.3$	V
PWDN	功耗控制	GNDA	-0.3	$V_{DDA}+0.3$	V

2.4 推荐工作条件

参数	名称	相对于		典型	UNIT
V_{DDA}	模拟电源电压	GNDA		3.3	V
V_{DDD}	数字电源电压	DGND		3.3	V
GNDA	模拟地	DGND		0	V
CLK	输入时钟	GNDA		25	MHz
SNESE	基准电压选择	GNDA		VREF	V
V_{REF}	带隙基准	GNDA		0.5	V
PW_{DN}	功耗控制	GNDA		0	V
DCS	占空比调整			开启	
T_{STG}	工作温度		-40	85	°C
	存储温度		-65	150	°C
	焊接温度(soldering, 10 s)			300	°C

2.5 典型性能特性

2.5.1 BS101014-25 典型性能特性

除非另有说明，否则所示测试都是在 $AVDD=3.3V$ 、 $DRVDD=3.3V$ 、差分输入、1.0V 内部基准电压、 $T_A=25^{\circ}C$ 、采样率为 25MHz 以及 DCS 开启的情况下进行测试所得到的数据。

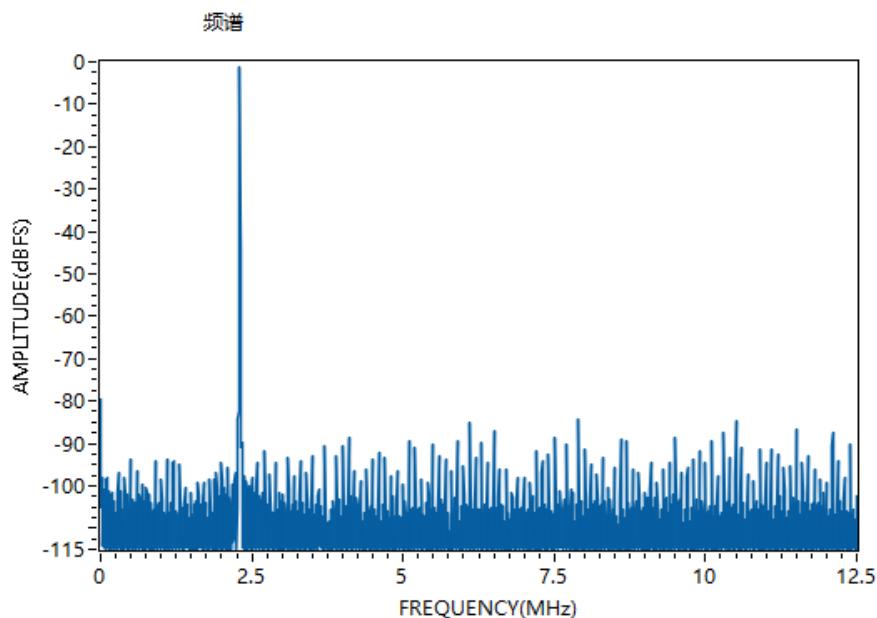


图 4 $F_{IN}=2.3MHz$ $F_S=25MHz$ $SNR=68dB$ $SFDR=83dB$ $V_{IN}=-1dBFS$

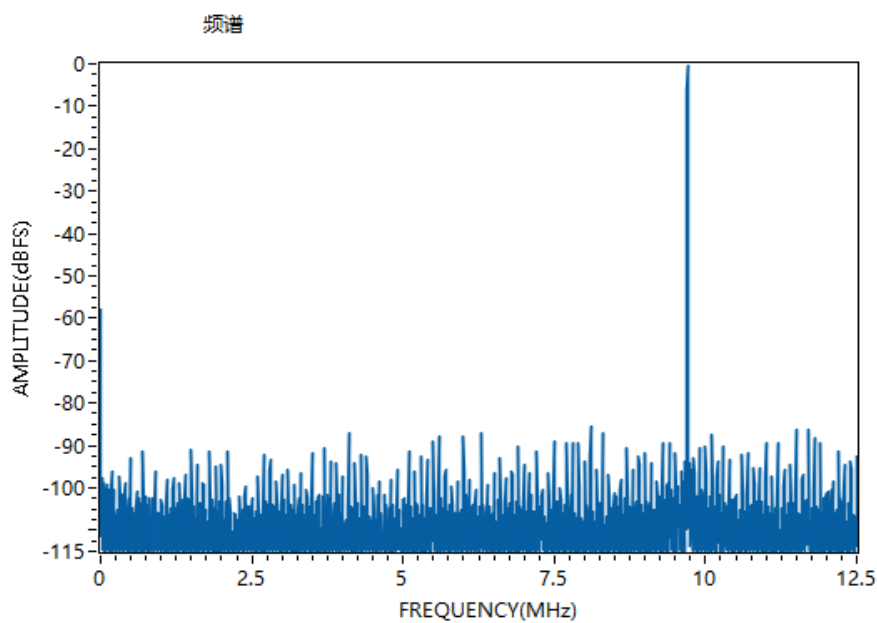


图 5 $F_{IN}=9.7\text{MHz}$ $F_S=25\text{MHz}$ $\text{SNR}=67\text{dB}$ $\text{SFDR}=85\text{dB}$ $V_{IN}=-1\text{dBFS}$

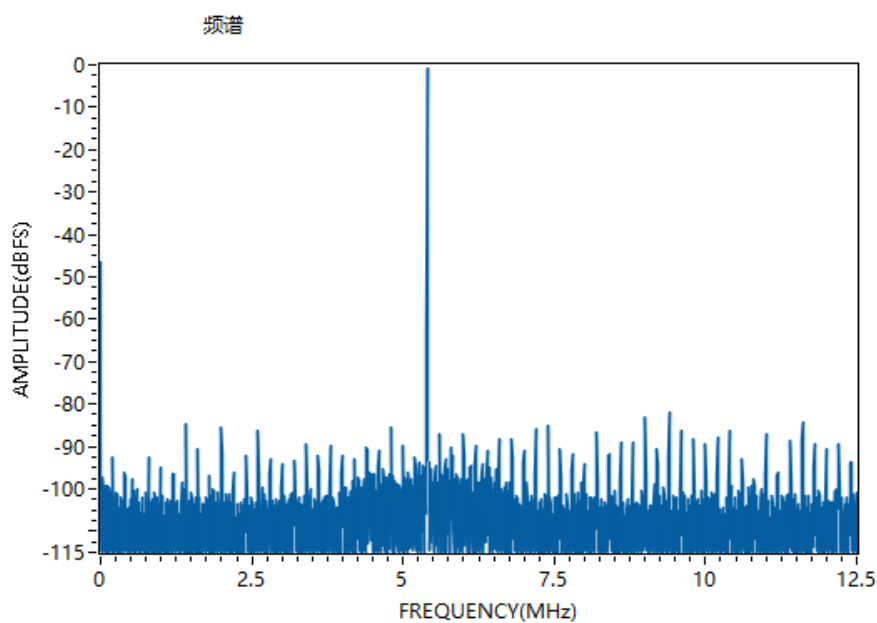


图 6 $F_{IN}=19.7\text{MHz}$ $F_S=25\text{MHz}$ $\text{SNR}=64.7\text{dB}$ $\text{SFDR}=80.9\text{dB}$ $V_{IN}=-1\text{dBFS}$

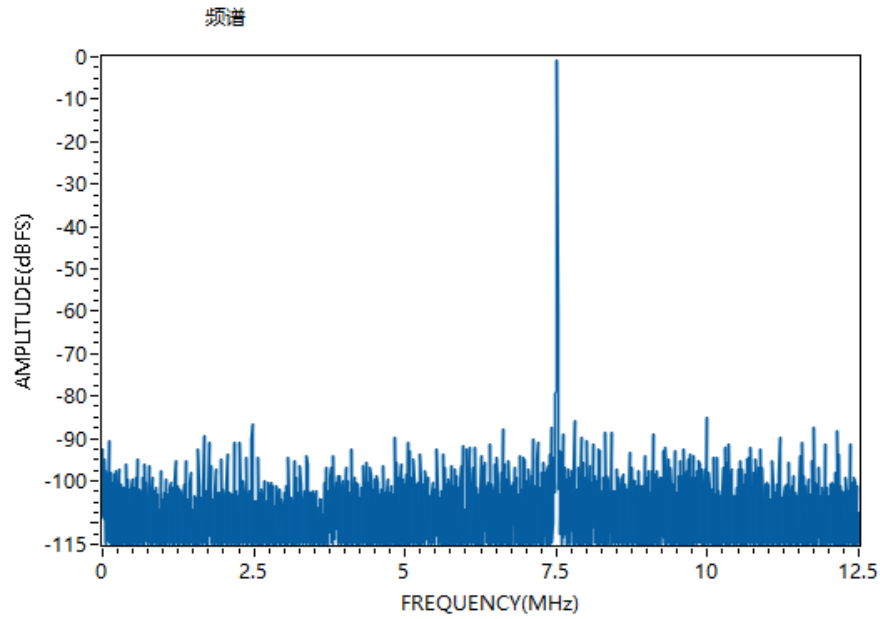


图 7 $F_{IN}=32.5\text{MHz}$ $F_S=25\text{MHz}$ $\text{SNR}=66.4\text{dB}$ $\text{SFDR}=84\text{dB}$ $\text{VIN}=-1\text{dBFS}$

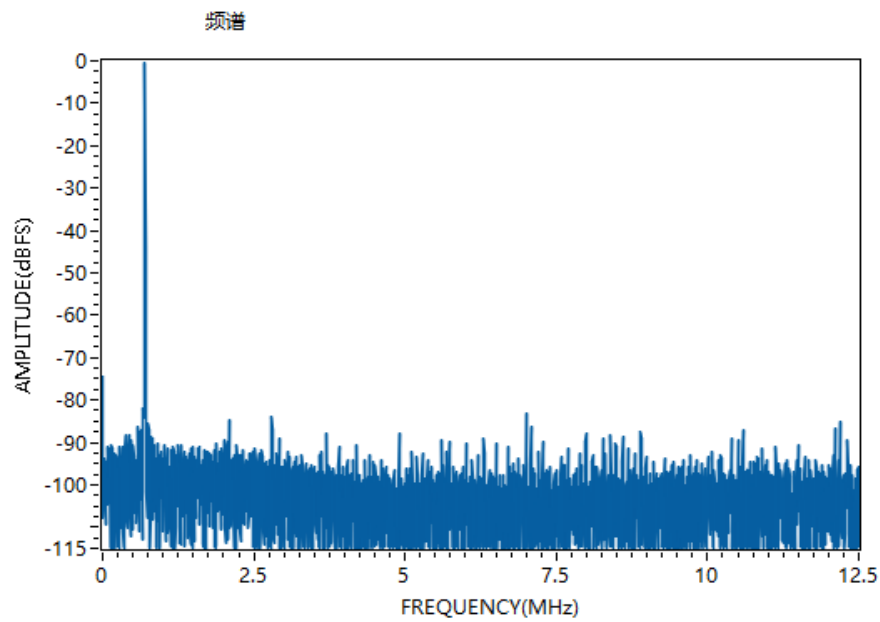
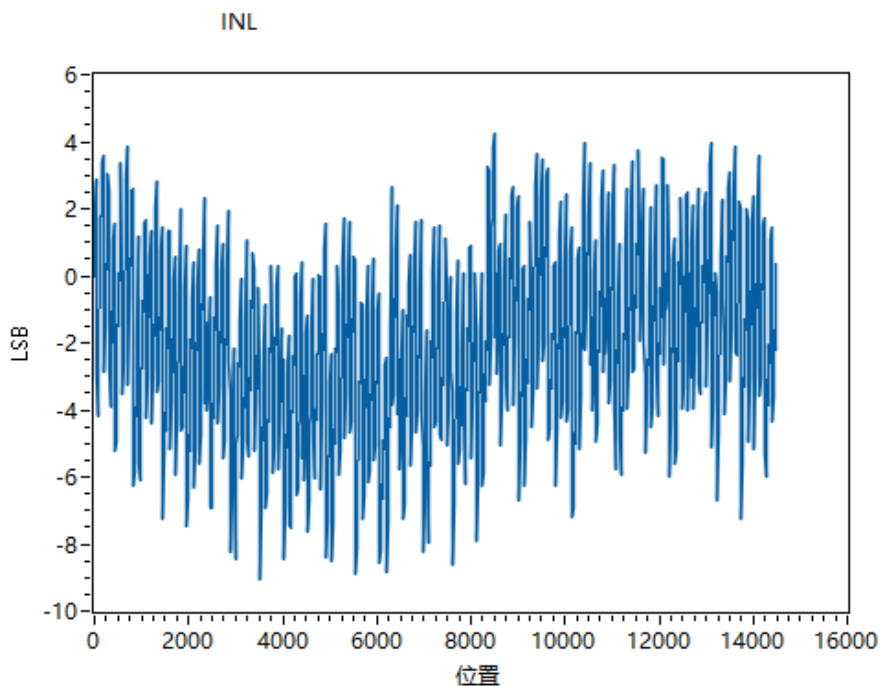
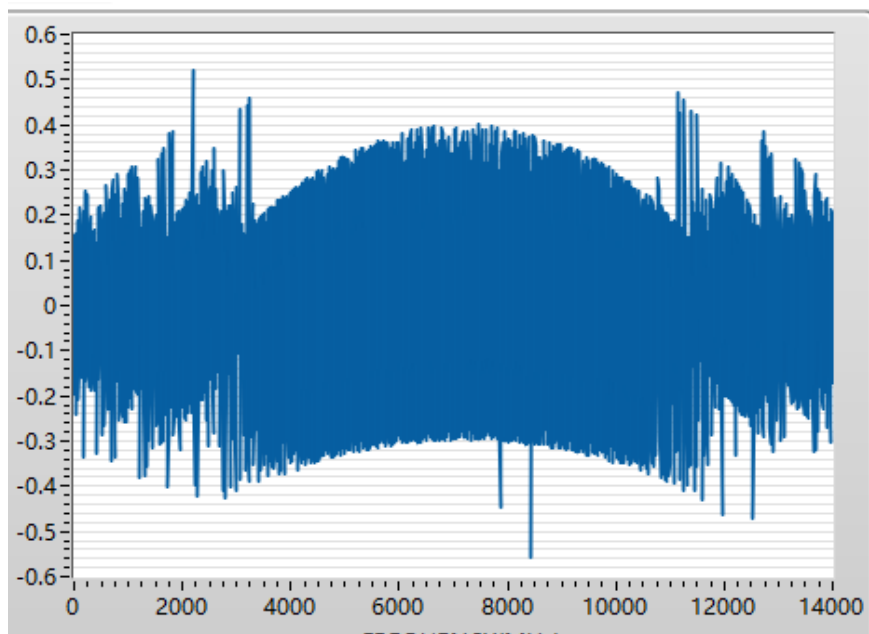


图 8 $F_{IN}=99.3\text{MHz}$ $F_S=25\text{MHz}$ $\text{SNR}=62.2\text{dB}$ $\text{SFDR}=82.9\text{dB}$ $\text{VIN}=-0.25\text{dBFS}$

图 9 FS=25MHz INL $\leq \pm 10$ LSB图 10 FS=25MHz DNL $\leq \pm 1$ LSB

2.5.2 BS101014-40 典型性能特性

除非另有说明，否则所示测试都是在 AVDD=3.3V、DRVDD=3.3 V、差分输入、1.0V 内部基准电压、TA=25℃、采样率为 40MHz 以及 DCS 开启的情况下进行测试所得到的数据。

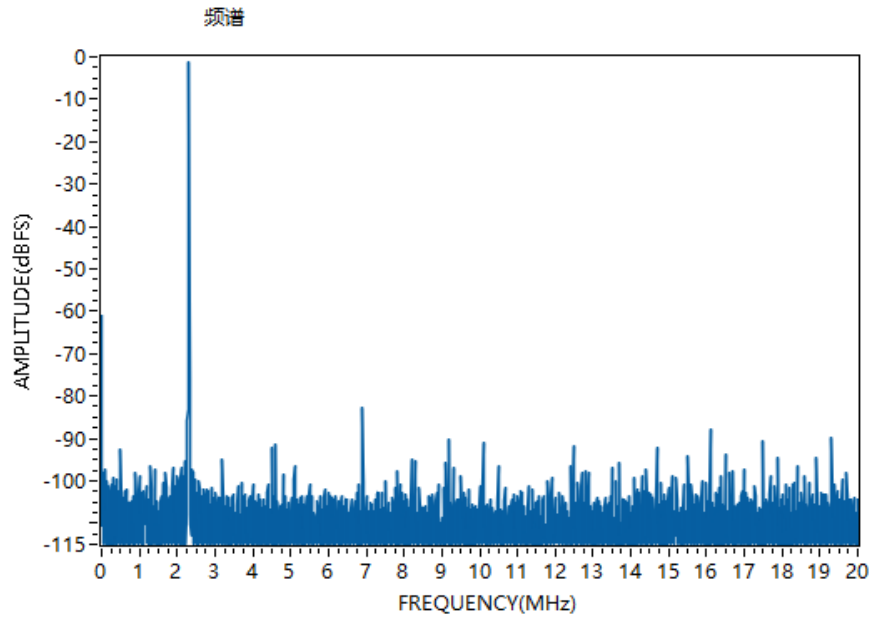


图 11 $F_{IN}=2.3\text{MHz}$ $F_S=40\text{MHz}$ $\text{SNR}=69.2$ $\text{SFDR}=81.4\text{dB}$ $\text{VIN}=-1.3\text{dBFS}$

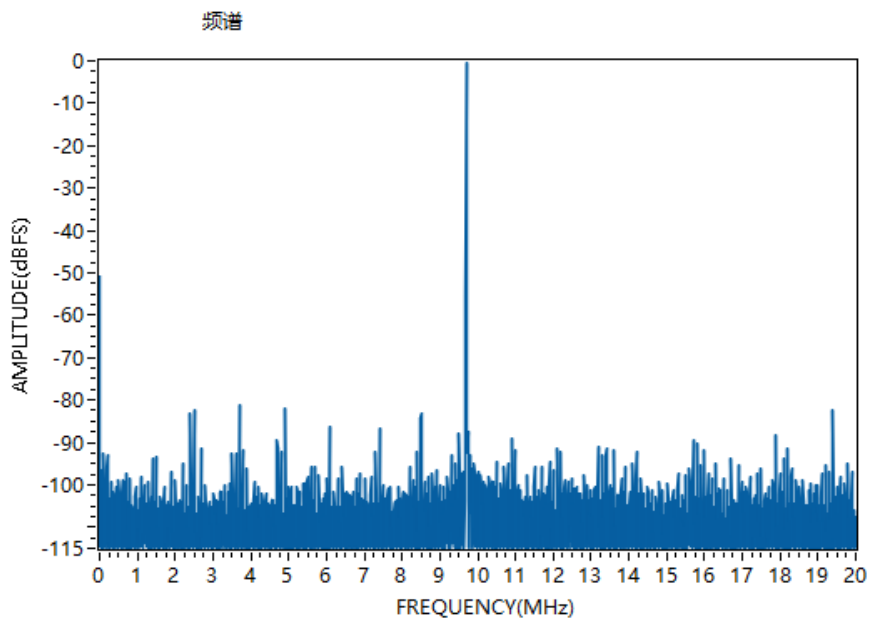


图 12 $F_{IN}=9.7\text{MHz}$ $F_S=40\text{MHz}$ $\text{SNR}=67.3$ $\text{SFDR}=80.5\text{dB}$ $\text{VIN}=-0.5\text{dBFS}$

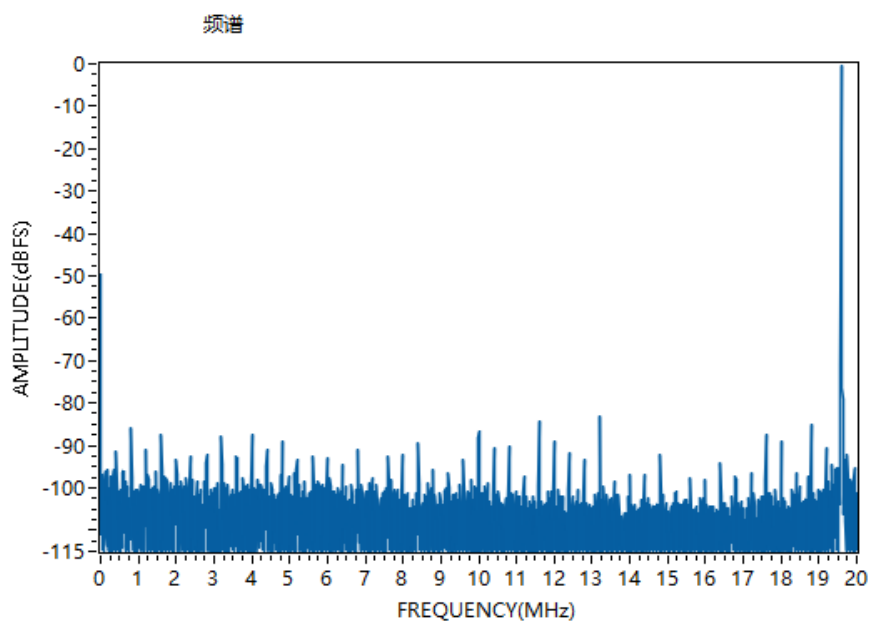


图 13 $F_{IN}=19.6\text{MHz}$ $F_S=40\text{MHz}$ $\text{SNR}=66.7$ $\text{SFDR}=82.3\text{dB}$ $\text{VIN}=-0.54\text{dBFS}$

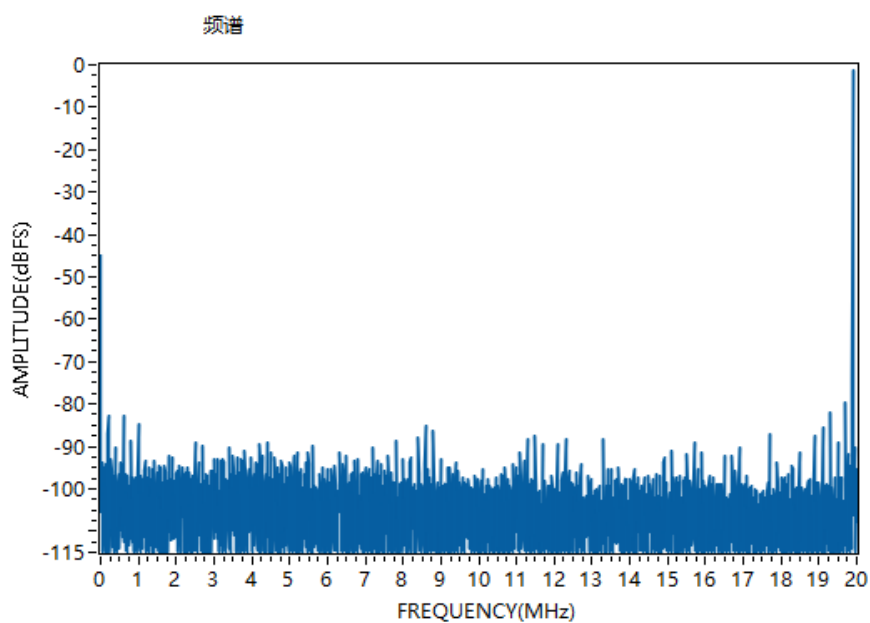


图 14 $F_{IN}=101\text{MHz}$ $F_S=40\text{MHz}$ $\text{SNR}=63.6$ $\text{SFDR}=78.6\text{dB}$ $\text{VIN}=-1\text{dBFS}$

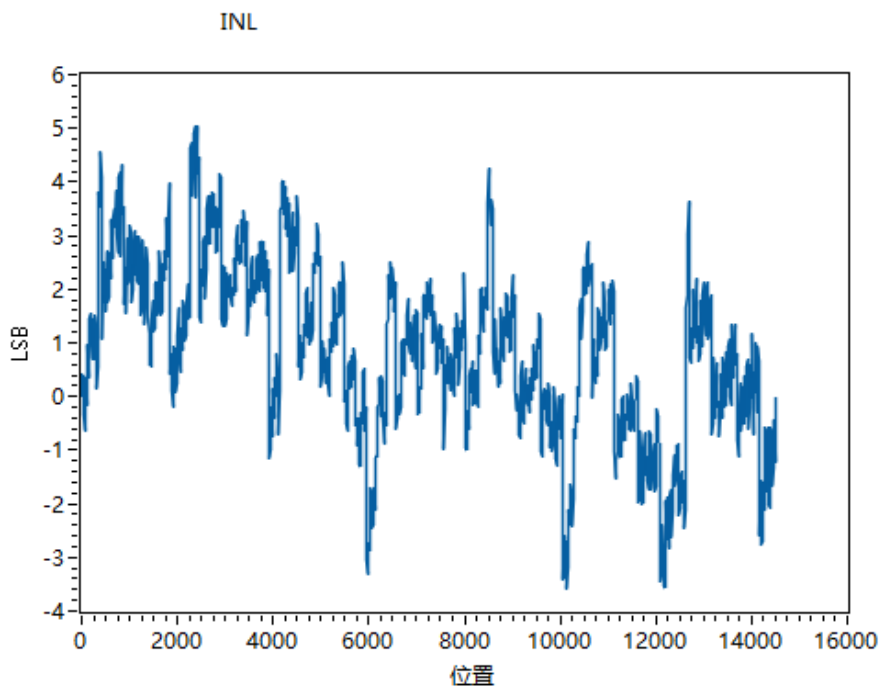


图 15 $INL \leq \pm 5LSB$

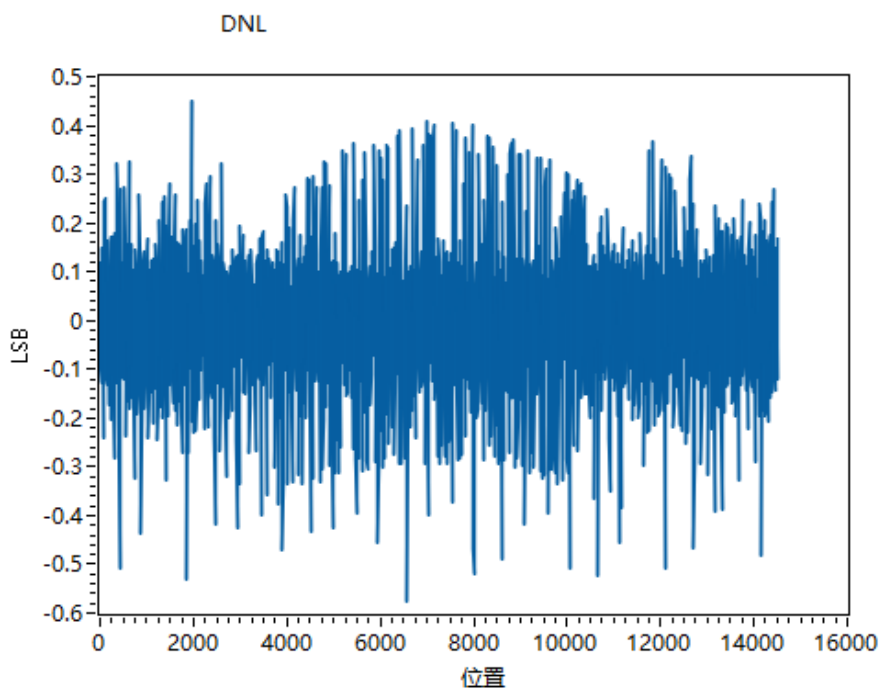


图 16 $DNL \leq \pm 0.6LSB$

2.5.3 BS101014-65 典型性能特性

除非另有说明，否则所示测试都是在 $AVDD=3.3V$ 、 $DRVDD=3.3V$ 、差分输入、 $1.0V$ 内部基准电压、 $TA=25^{\circ}C$ 、采样率为 $65MHz$ 以及 DCS 开启的情况下进行测试所得到的数据。

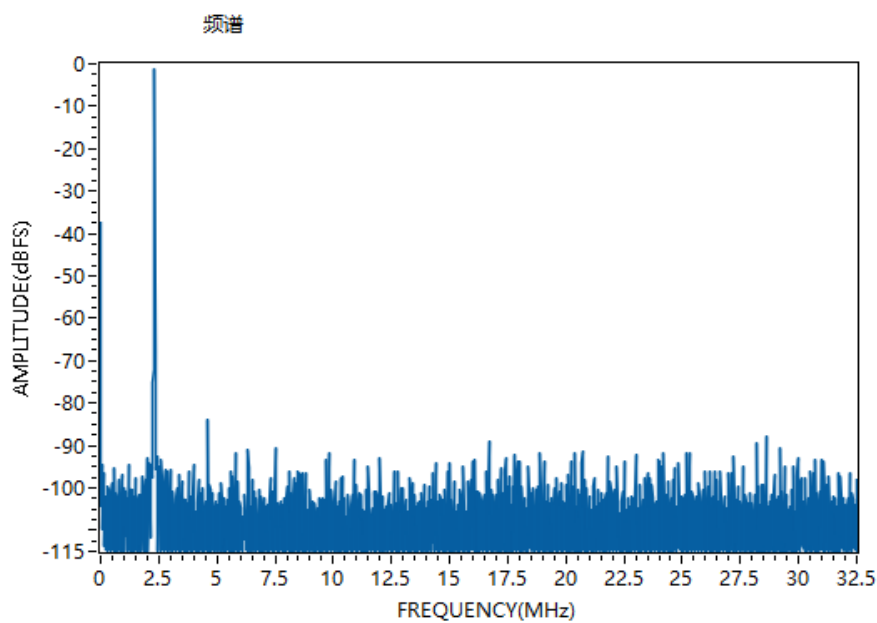


图 17 $F_{IN}=2.3\text{MHz}$ $F_S=65\text{MHz}$ $\text{SNR}=67.8$ $\text{SFDR}=83.0\text{dB}$ $V_{IN}=-1\text{dBFS}$

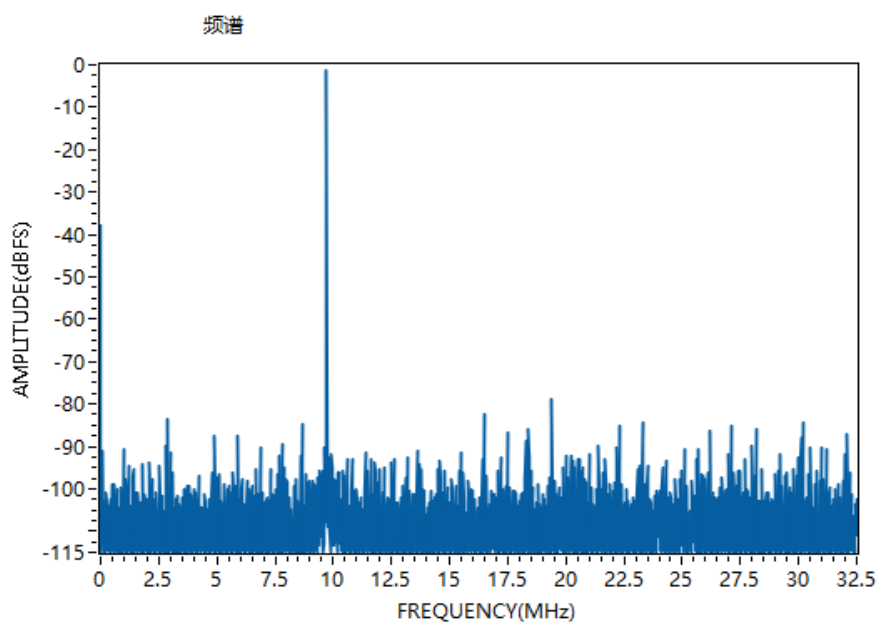


图 18 $F_{IN}=9.7\text{MHz}$ $F_S=65\text{MHz}$ $\text{SNR}=66.2$ $\text{SFDR}=77.7\text{dB}$ $V_{IN}=-1\text{dBFS}$

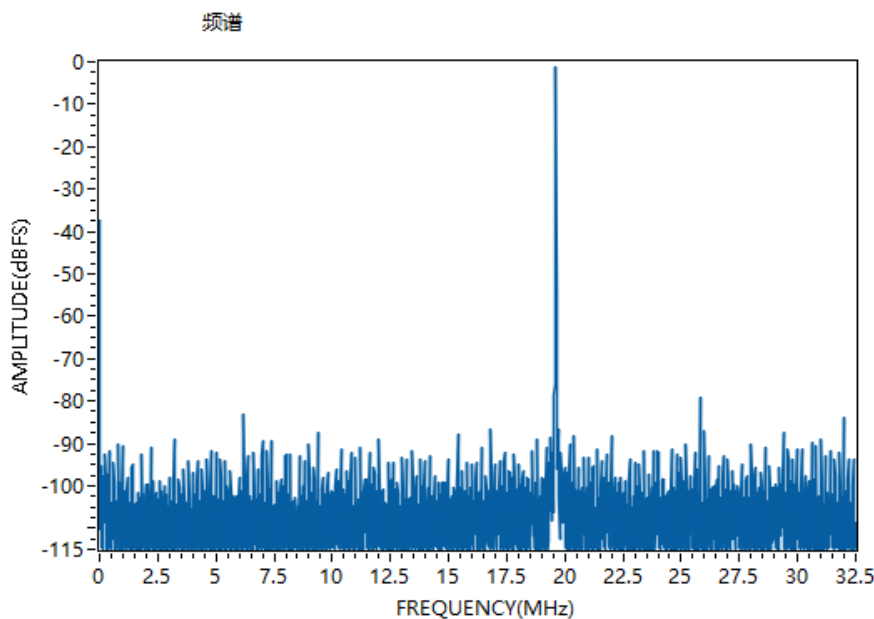


图 19 $F_{IN}=19.6\text{MHz}$ $F_S=65\text{MHz}$ $\text{SNR}=65.8$ $\text{SFDR}=77.6\text{dB}$ $V_{IN}=-1.3\text{dBFS}$

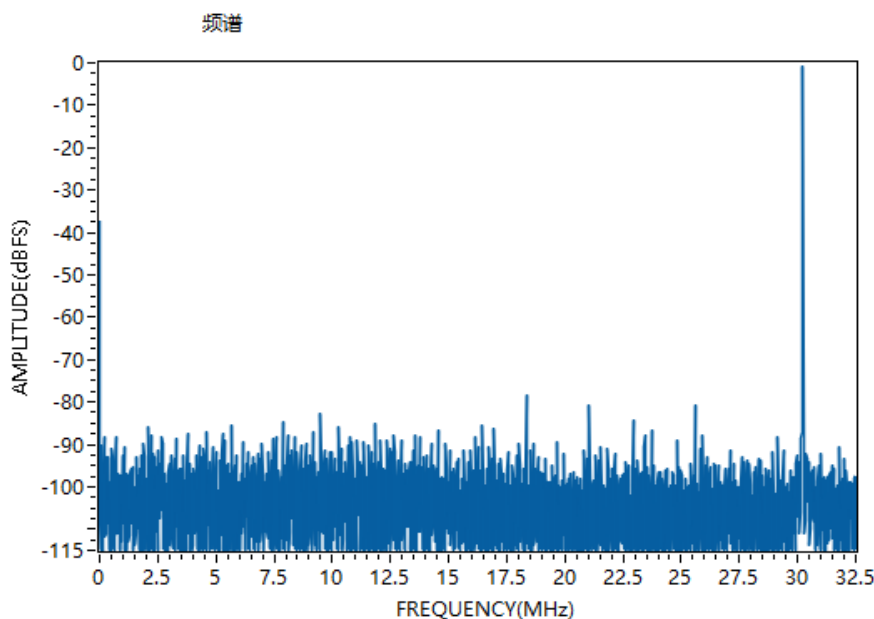


图 20 $F_{IN}=100.1\text{MHz}$ $F_S=65\text{MHz}$ $\text{SNR}=62.5$ $\text{SFDR}=77.5\text{dB}$ $V_{IN}=-1.0\text{dBFS}$

3 功能特性

3.1 功能概述

BS101014 是一款具有前端采样保持放大器并由 7 级流水线组成的 ADC 转换器。BS101014 每一级量化输出结果经过校正逻辑后，再组合成 14Bit 数据输出。BS101014 的模拟信号输入允许通过差分 AC 耦合、差分 DC 耦合、单端 AC 耦合以及单端 DC 耦合的方式输入到该 ADC 进行模数转换。BS101014 的采样时钟输入采用单端 CMOS 输入，同时，BS101014 内部设计了一

个 DCS 电路, 可以实现对输入时钟稳定, 这样的设计可以为低成本应用减少时钟电路设计成本。BS101014 转换后的数据经过时序对齐后送到输出驱动 Buffer 对信号线进行驱动输出, 输出数据采用了并行 CMOS 接口进行输出, 对应 D0~D13 管脚。BS101014 的并行 CMOS 接口电平由数字电源 VDDD 决定, 这样设计的好处是可以灵活地调整输出信号的电压摆幅让 BS101014 更好地兼容不同接收电平的处理器。该 ADC 输出数据格式可以支持偏移二进制和二进制补码两种格式, 可以针对不同的应用选择不同的数据输出格式。BS101014 的溢出指示功能可以在模拟输入超过 BS101014 的转换电压范围后, 通过将 OTR(溢出指示)信号置为高电平提示溢出。BS101014 具有 1 个 PWDN 管脚, 用于支持功耗控制, 当 PWDN 管脚为高电平时, 会进入低功耗模式, 在低功耗模式下并口 CMOS 数据输出 Buffer 输出为上一时刻的转换结果。

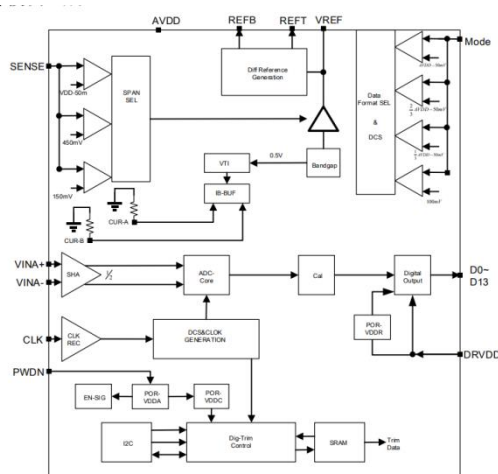


图 21 BS101014 原理框图

3.2 特性描述

3.2.1 模拟输入

3.2.1.1 模拟输入描述

BS101014 的模拟输入接口可以接受差分与单端的交流或直流耦合的模拟信号输入。根据不同的应用要求, 可以选择其中一种模拟输入方式, 但无论选择哪一种模拟信号输入耦合方式, 模拟信号输入都需要满足一定的条件。输入的模拟信号的电压范围由差分参考电压 REFT 和 REFB 决定, 因而模拟输入信号电压范围与差分参考电压的关系如下所示:

$$Span = 2 \times (REFT - REFB) = 2 \times VREF$$

BS101014 除了对模拟输入信号的电压范围有要求外, 对于输入到 P/N 端的差分信号的共模电压也有一定的要求。BS101014 能够接受的模拟输入信号的共模电压范围为:

$$VCM_{MIN} = \frac{VREF}{2}$$

$$VCM_{MAX} = \frac{(VDDA + VREF)}{2}$$

虽然 BS101014 可以接受较宽的共模电压的输入，但并不是 V_{CMMIN} 到 V_{CMMAX} 整个范围内都能实现最佳性能，所以，为了实现最大的采样转换范围与最佳性能，通常将 V_{INP} 和 V_{INN} 的共模电压设置模拟电源的一半，即设置共模电压为 $V_{DDA}/2$ 。一般来说，将 BS101014 的模拟输入信号共模电压设置在 $V_{DDA}/2$ 附近，可实现最佳的动态性能。

为了实现 BS101014 的最佳转换性能，在应用设计中应该考虑与驱动 V_{INP} 和 V_{INN} 的源端进行阻抗匹配，共模导致的误差是对称的。

BS101014 的内部差分基准 Buffer 产生正基准和负基准，分别是 $REFT$ 和 $REFB$ ，通过 $REFT$ 和 $REFB$ 可以确定 ADC 转换范围。差分基准 Buffer 的共模电压为 $V_{DDA}/2$ 。差分基准 Buffer 产生的正基准、负基准以及它们与 ADC 转换范围的关系如下所示：

$$REFT = \frac{1}{2}(V_{DDA} + V_{REF})$$

$$REFB = \frac{1}{2}(V_{DDA} - V_{REF})$$

$$Span = 2 \times (REFT - REFB) = 2 \times V_{REF}$$

因此模拟输入范围为 2 倍 V_{REF} 。内部基准电压可以设定为 0.5V 或者 1.0V，或者通过外部电阻来调整。当 BS101014 工作在 2V p-p 时，可以达到最大的 SNR 性能。

尽管 BS101014 输入为差分信号时，可达到最佳性能，BS101014 也可配置单端工作模式。在单端输入模式，一个端口接受输入信号，另一个端口连接到一个恰当的参考电压。比如，当 2Vp-p 信号加在 V_{INP} 时， V_{INN} 连接 1V 的参考电压。BS101014 可接受 0V 到 2V 的输入信号。相比于差分输入，工作在单端模式时，信号失真降低精度。在低频输入时，信号的失真可忽略的。

3.2.1.2 差分输入模式

BS101014 工作在差分输入模式，可以达到最佳性能。

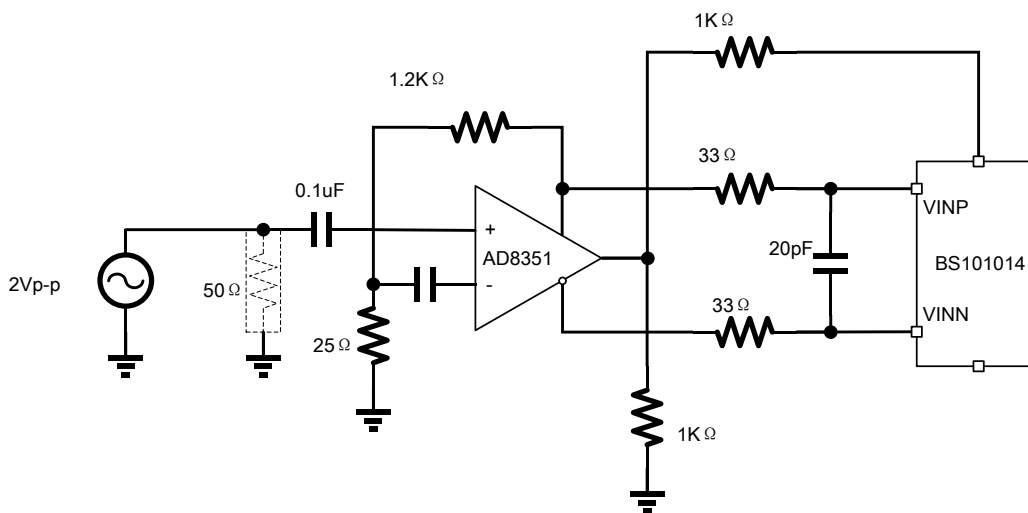


图 22 差分输入模式

对于基站应用，AD8351 差分驱动器可提供优良的性能。AD8351 输出共模电压可设定为 $V_{DDA}/2$ ，并且驱动器可配置 Sallen-Key 滤波结构，从而提供带限的输入信号。

当输入信号频率大于第 2Nyquist 频率时，绝大多数的放大器不能满足 BS101014 的性能要求。

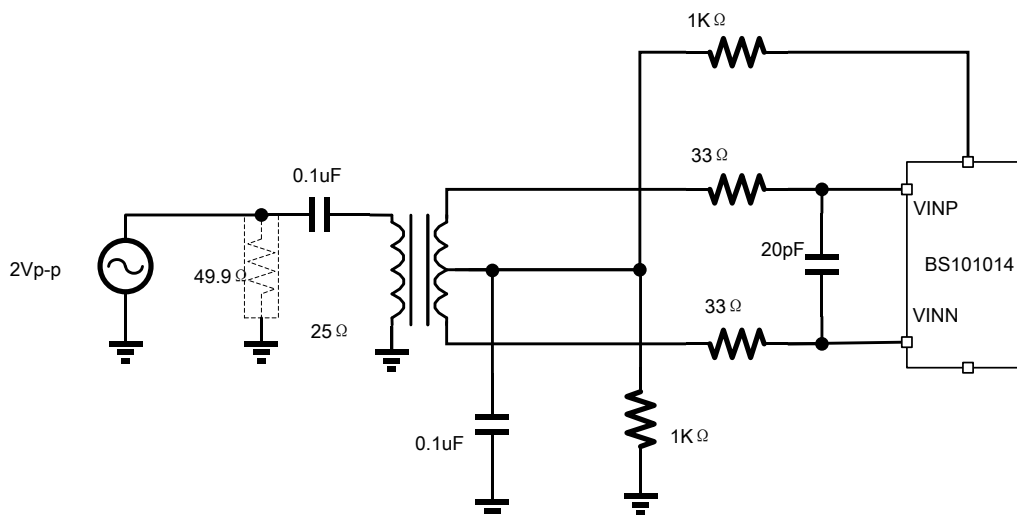


图 23 差分输入变压器耦合模式

在中频欠采样应用中，信号频率在 70MHz 到 100MHz 范围。对于这样的应用，推荐使用差分变压器耦合模式。并联电容的大小根据输入信号频率和源端阻抗而定。

当选择变压器时，必须结合信号的特性考虑。绝大多数的 RF 变压器在频率低于几 MHz 时将饱和，信号功率过大也会导致磁芯饱和，这些都会导致信号失真。

3.2.1.3 单端输入模式

在成本敏感的应用中，单端模式也可提供优越的性能。在这种模式中，由于大输入共模摆幅，导致 SRDF 降低和性能的退化。如果输入信号源阻抗能够很好的得以匹配，SNR 性能降低就会很小。在单端应用中，需要特别注意的是 VINP 一般用作模拟信号的输入，而 VINN 管脚在单端应用中不能悬空或都接地，需要提供适当的共模电压到该管脚上。为了 BS101014 能够实现较好的转换性能，一般在 VINN 上提供 $V_{DDA}/2$ 电压。单端输入模式应用示例原理图如下图所示。

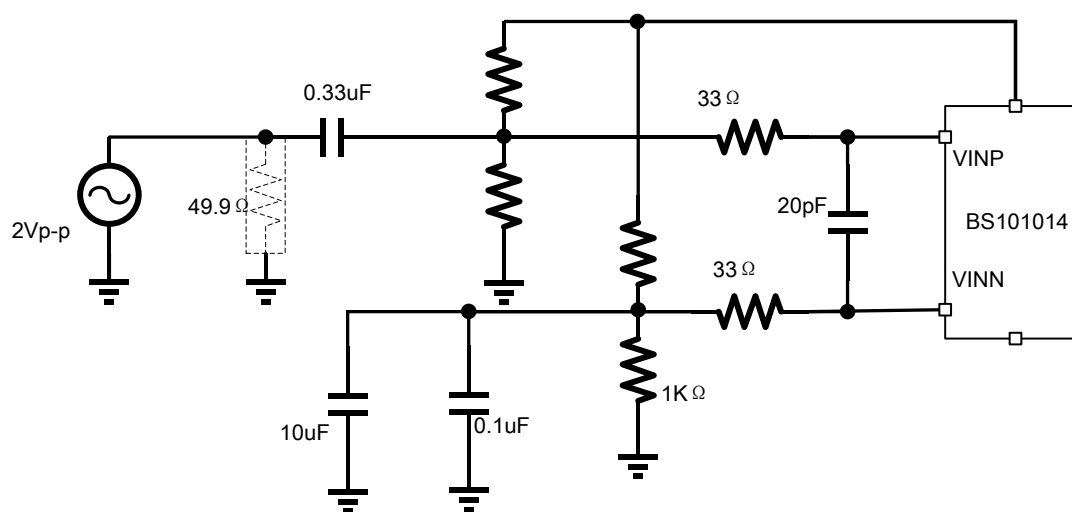


图 24 单输入模式

3.2.2 时钟输入

高速 ADC 器件通常使用时钟的双沿（上升沿和下降沿）来产生内部时序，因而对时钟高低电平的占空比十分敏感。为了让 ADC 器件能够稳定维持良好的动态性能，ADC 采样时钟的占空比偏差一般要求在 5% 的容限以内，否则就有可能导致动态性能的损失。为了降低在实际应用中时钟的性能要求，BS101014 内置了时钟周期稳定器（DCS），在开启时钟周期稳定器的情况下，可以让内部时钟占空比稳定维持在 50%，从而降低对外部输入的采样时钟性能的要求，允许较宽时钟输入范围而不会导致 ADC 动态性能的损失。BS101014 的时钟稳定器可以调整的时钟占空比为 30% 到 70%。

DCS 电路采用一个延迟锁相环（DLL）电路产生一个非采样沿。所以，任何关于采样频率的变化到 DLL 获取并锁定到新的采样速率需要至少 100 个时钟周期。

3.2.3 时钟 Jitter

高速高分辨率 ADC 性能对时钟的品质十分敏感。在给定的频率下，由于时钟 Jitter 致 SNR 的退化可根据下面的工时评估。

$$SNR = -20 \log_{10} [2\pi f_{input} \times t_j]$$

孔径抖动的 RMS 值代表了所有源的均方根值，包含时钟输入、模拟信号输入和 ADC 的 Jitter 指标。中频欠采样对 Jitter 十分敏感。

输入的时钟信号，应当作为模拟信号对待。因为时钟的孔径抖动会影响 ADC 的动态性能。时钟驱动电源应当与 ADC 输出 Buffer 隔离，从而避免时钟信号被数字噪声调制。具有低 Jitter 特性的晶振-OSC 是较好的时钟源。

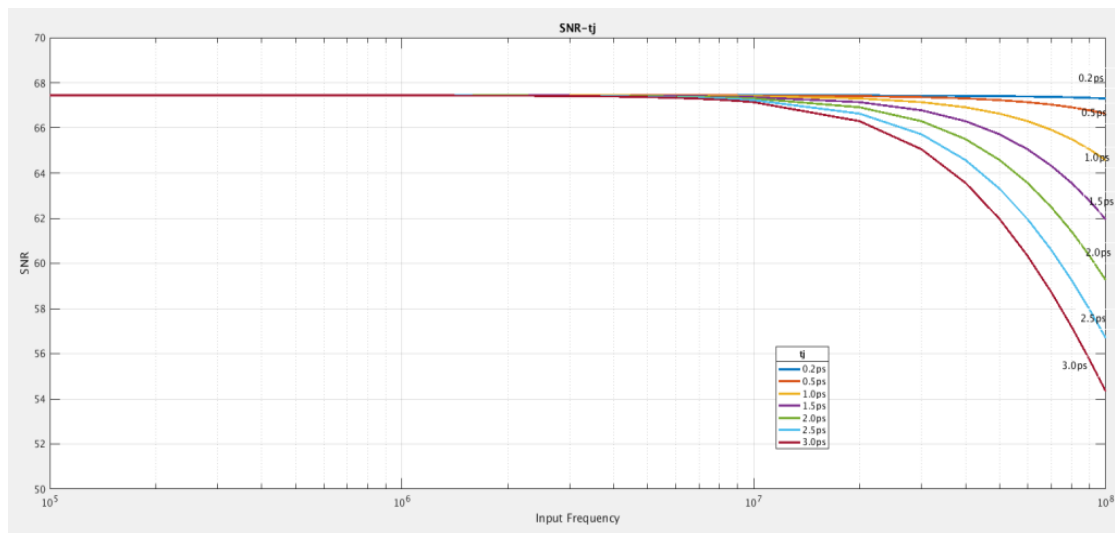


图 25 SNR 与输入频率 Jitter 的关系

3.2.4 芯片功耗模式

BS101014 的功耗与它的采样速率成正比。数字部分的功耗主要由数字信号输出驱动 Buffer 驱动的负载决定。VDDDD 的最大电流 IVDDDD 可由下面公式计算得到。

$$I_{VDDDD} = V_{VDDDD} \times C_{LOAD} \times f_{CLK} \times N$$

N 是输出比特数，对于 BS101014 该值为 14。最大电流总是在数字输出接口的所有 bit 在同一个时钟同时翻转时产生，由此可知，一个奈奎斯特频域内的满幅方波将会导致 VDD 的电流达到最大。实际上，VDD 的电流由输出翻转的数字信号的平均数产生，平均电流的大小由采样速率和模拟输入信号的特性共同决定。

减小输出负载电容可让数字功耗最小。当把 PWDN 拉高，BS101014 将进入低功耗模式。在该状态，如果 CLK 和模拟输入是静默的，整个 ADC 仅消耗约 2mW 的功耗。在低功耗模式，输出驱动将进入高阻态。把 PWDN 拉低，BS101014 将重回正常工作模式。

在低功耗模式下，将关断带隙基准、基准 Buffer、ADC、偏置网络等。进入低功耗模式时，REFT 和 REFB 的去耦电容将放电。重回正常工作模式，电容将重新充电。因此 ADC 的苏醒时间与进入低功耗时间相关。进入低功耗时间越短，苏醒时间也越短。在 REFT 和 REFB 推荐使用 0.1μF 和 10μF 的电容，将消耗 1 秒的时间放电进入低功耗，且至少消耗 7 毫秒的时间重回正常工作模式。

3.2.5 数字输出

得益于 BS101014 的数字输出驱动电路提供了独立供电的能力，可以大大提高数字设计的灵活性，只需要为 BS101014 的数字接口电源提供与后端器件匹配的接口电压即可实现双方传输电压的匹配，可以省去电平转换电路。BS101014 的数字输出接口电源可以支持 2.5V 到 3.3V 的电压。BS101014 的数字输出接口的驱动能力足以驱动绝大多数的逻辑器件。毕竟，过大的逻辑驱动电流会导致电源的波动，而电源的波动又会导致 AD 转换性能的下降。因而，当有过大的容性负载驱动或者过大的扇出需求时，可以通过外部驱动器或者门电路实现。

3.2.6 溢出指示

BS101014 具有 1 个用于溢出指示的 OTR 管脚。典型情况下，当输入模拟信号超过预设范围，BS101014 会在 1 个 CLK 周期后将 OTR 置为高电平指示输入信号超出范围导致溢出。当模拟输入信号恢复到预设范围，BS101014 会在 1 个 CLK 周期后会置为低电平指示模拟输入信号在正常范围内。BS101014 的输入范围由 REFT 和 REFB 决定，并满足

$$Span = 2 \times (REFT - REFB) = 2 \times VREF$$

在应用中，通过对 OTR 管脚和 D13 (MSB) 信号状态的监测，可实现对模拟输入信号高溢出或低溢出的判断。

3.2.7 时序特性

BS101014 提供经过 7 个时钟流水线延迟的锁存数据输出。输出的数据在时钟上升沿之后经过一个传输延迟 (t_{PD}) 后有效。详细的时序关系可以查看数据输出时序图 (图 3)。

输出的数据线的长度和数据线上的负载应当尽量小，从而减小 BS101014 的瞬态干扰。这些瞬态干扰会降低 BS101014 的动态性能。

BS101014 的最低转换速率是 5Msps。当时钟速率低于 5Msps 后，动态性能将降低。

3.2.8 电压基准

BS101014 内部提供一个稳定的 0.5V 参考电压。BS101014 的输入范围可通过调节基准电压来实现，BS101014 的基准电压可选择内部基准或者外部基准。ADC 的输入范围随参考电压线性变化。

表 10 基准电压汇总

基准模式	SENSE 电压	VREF/V	Span(V p-p)
外部基准	VDDA	N/A	2×外部基准
内部基准	VREF	0.5	1.0
可编程基准	0.2V 到 VREF	$0.5 \times (1 + \frac{R_2}{R_1})$	2×VREF
内部基准	GND 到 0.2V	1.0	2.0

如果 ADC 输入是有差分变压器驱动，基准电压可用来偏置变压器的中间抽头（共模电压）。

3.2.9 内部基准

BS101014 通过比较器来识别 SENSE 端口的电压，从而把基准配置成其中一个工作状态。当 SENSE 接 GND，基准放大器将切换到内部电阻网络，设置 VREF 输出 1V。连接 SENSE 电压到 VREF，并把基准放大器输出连接到 SENSE 端口，完成环路的建立，并提供 0.5V 基准电压输出。如果电阻分压器如 0 连接，开关将连接到 SENSE 引脚。基准放大器工作在同相放大模式，VREF 输出关系如下式所示：

$$VREF = 0.5 \times (1 + \frac{R_2}{R_1})$$

在这些基准工作模式中，REFT 和 REFB 驱动 ADC 转换内核，并定义了 ADC 的输入范围。ADC 的输入范围总是等于 2 倍基准电压。

如果 BS101014 的内部基准用于驱动多个转换器时，为了改善增益匹配，转换器的负载效应必须考虑。

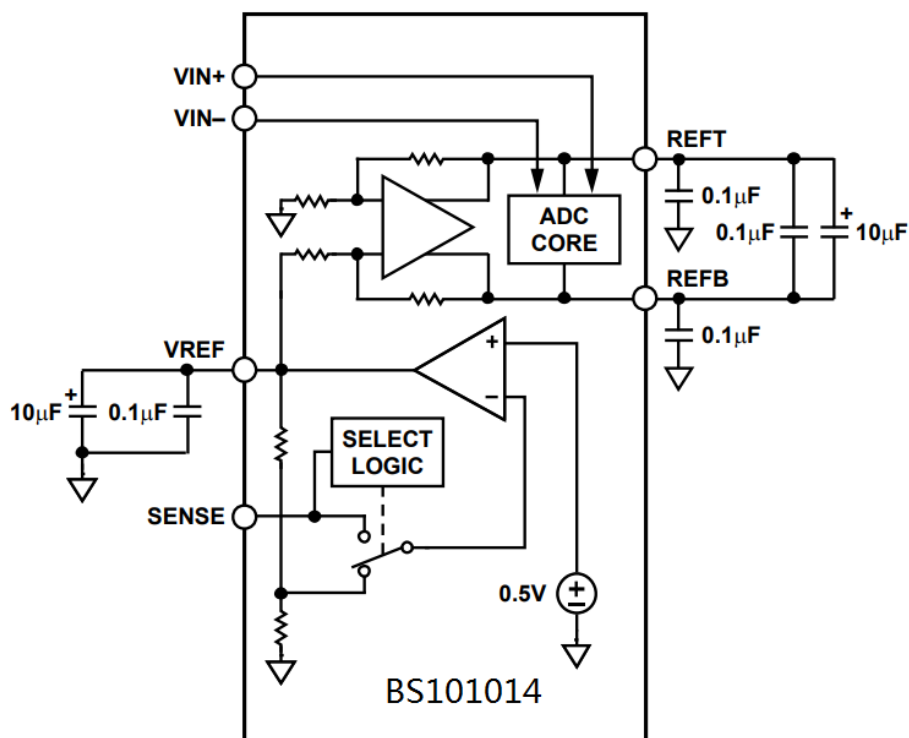


图 26 内部基准工作模式

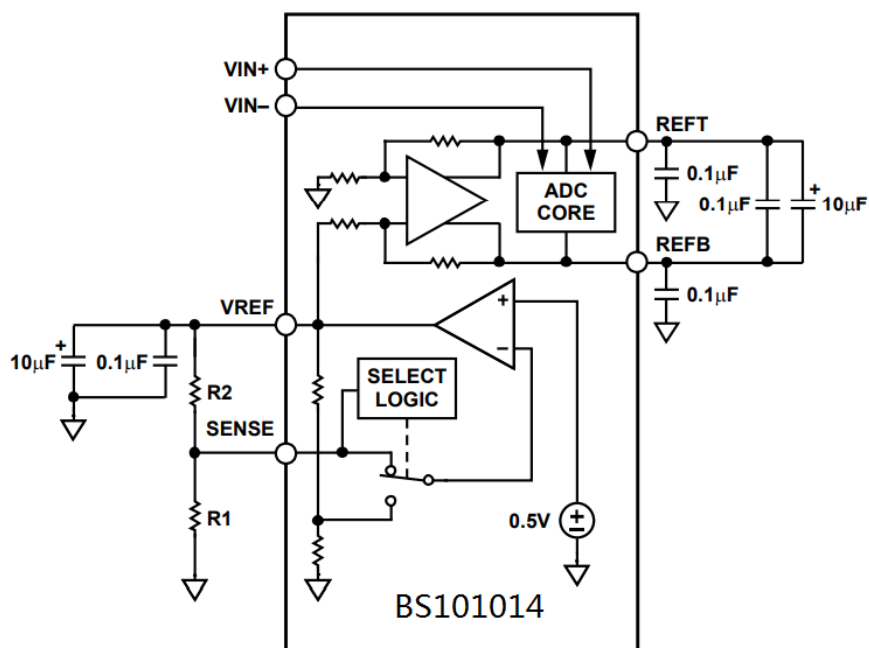


图 27 可编程基准工作模式

3.2.10 外部基准

为了提高 ADC 的增益准确性或者改善 ADC 的温度特性，采用外部基准是必要的。当多个 ADC 相互跟踪时，采用一个内部或者一个外部基准是十分必要的，从而减小增益匹配误差。

当 SENSE 连接到 VDDA，内部基准无效，可以使用外部基准。内部基准和基准 Buffer 等效为 13KΩ 的负载。内部 Buffer 产生正基准和负基准，REFT 和 REFB，用于驱动 ADC 内核。鉴于输入范围总是两倍基准电压，因此外部基准最大电压不能超过 1.0V。

3.2.11 工作模式选择

BS101014 输出数据可以是偏移二进制码或者是二进制补码。此外，还支持时钟 DCS 使能和禁能。MODE 引脚可输入多种电压，从而控制数据格式和 DCS 的状态。

表 11 MODE 选择

MODE 电压	数据格式	DCS 功能
VDDA	二进制补码	禁能
2/3 VDDA	二进制补码	使能
1/3 VDDA	偏移二进制码	使能
GNDA	偏移二进制码	禁能

4 典型应用

4.1 典型应用概述

BS101014 的典型应用主要分为单端输入应用、变压器差分输入应用以及运放差分输入应用。单端输入应用主要针对低成本、对转换性能不敏感的系统，然而，只要配合高性能的采样时钟与电源也可以让 BS101014 发挥出接近差分输入应用的性能。变压器差分输入应用主要针对较大输入带宽范围的应用，只要配合适当的变压器，BS101014 可以实现最大 500MHz 的输入带宽范围。运放差分输入应用主要针对奈奎斯特频域内的应用。

4.2 电源设计建议

电源质量对于 ADC 是否能发挥出其最优性能有着至关重要的作用，因此，结合系统需求设计出符合要求的电源转换电路就显得十分重要。一般来说，开关电源的输出电源纹波噪声无法满足高速转换 ADC 的使用需求，所以在选择电源转换芯片的时候需要选择低噪声的 LDO 电源。并在适当的电源位置，添加磁珠，滤除电源上的噪声。

为了保证 ADC 最佳性能，电源产生的噪声应通过电容旁路到地上。通过电源线传导进 ADC 内核的积分噪声需满足 $N = \sqrt{\int_0^f N_f^2 df} \leq 1LSB$

为了防止地的噪声影响 SNR 和 SFDR，需要在电源和地之间连接电容。特别是 D0~D13 驱动口会产生较多的噪声，需要避免 D0~D13 端产生的噪声干扰模拟地。

4.3 单端输入应用

BS101014 支持单端输入的应用，当 BS101014 用于单端应用时，VIN-需要接到共模电压，一般应用中，VIN-可接到 1/2VDDA。BS101014 单端应用的典型应用电路如下图所示。

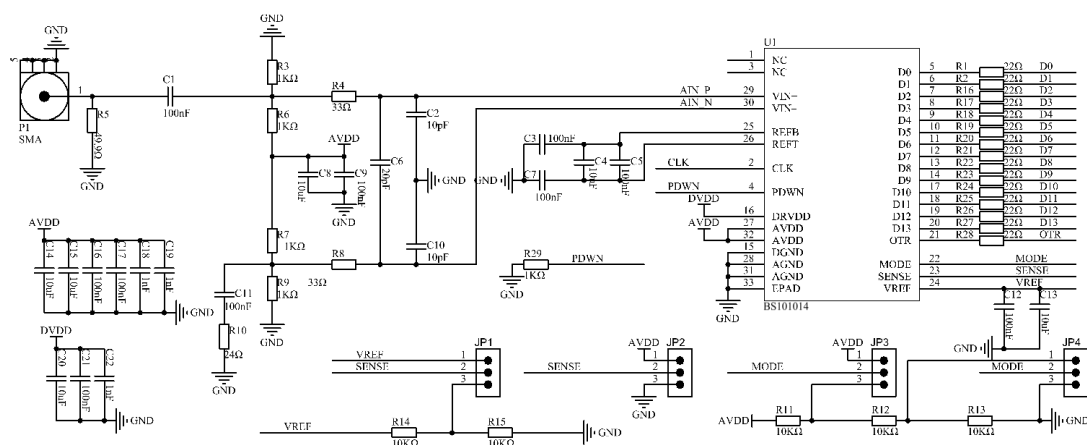


图 28 单端应用电路图

4.4 变压器差分输入应用

在实际应用系统中，需要通过 ADC 采集转换的模拟信号往往是单端信号，而 BS101014 在差分输入的情况下更能发挥出它的最优性能。因此，对于性能敏感型的应用来说，需要将模拟信号转换成差分信号后再送到 ADC 进行转换。无源变压器实现单端到差分信号的转换方案被广泛使用，无源变压器的频带范围往往较宽，因而可以很容易地实现大带宽模拟信号的输入与转换。BS101014 通过变压器实现单端到差分转换的典型应用电路如下图所示。

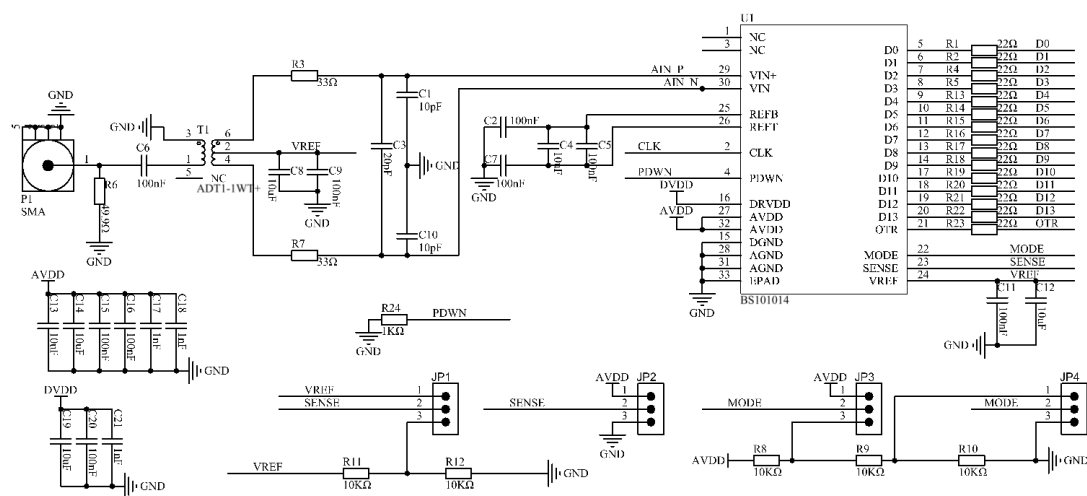


图 29 变压器转差分应用电路图

4.5 运放差分输入应用

在实际应用中，采用高速运算放大器完成单端信号到差分信号的转换也是常用的方案。对于 BS101014 中采用运算放大器实现单端信号转换差分的应用中，可以使用 AD8351 实现。采用 AD8351 实现单端信号转差分信号的应用参考电路如下图所示。

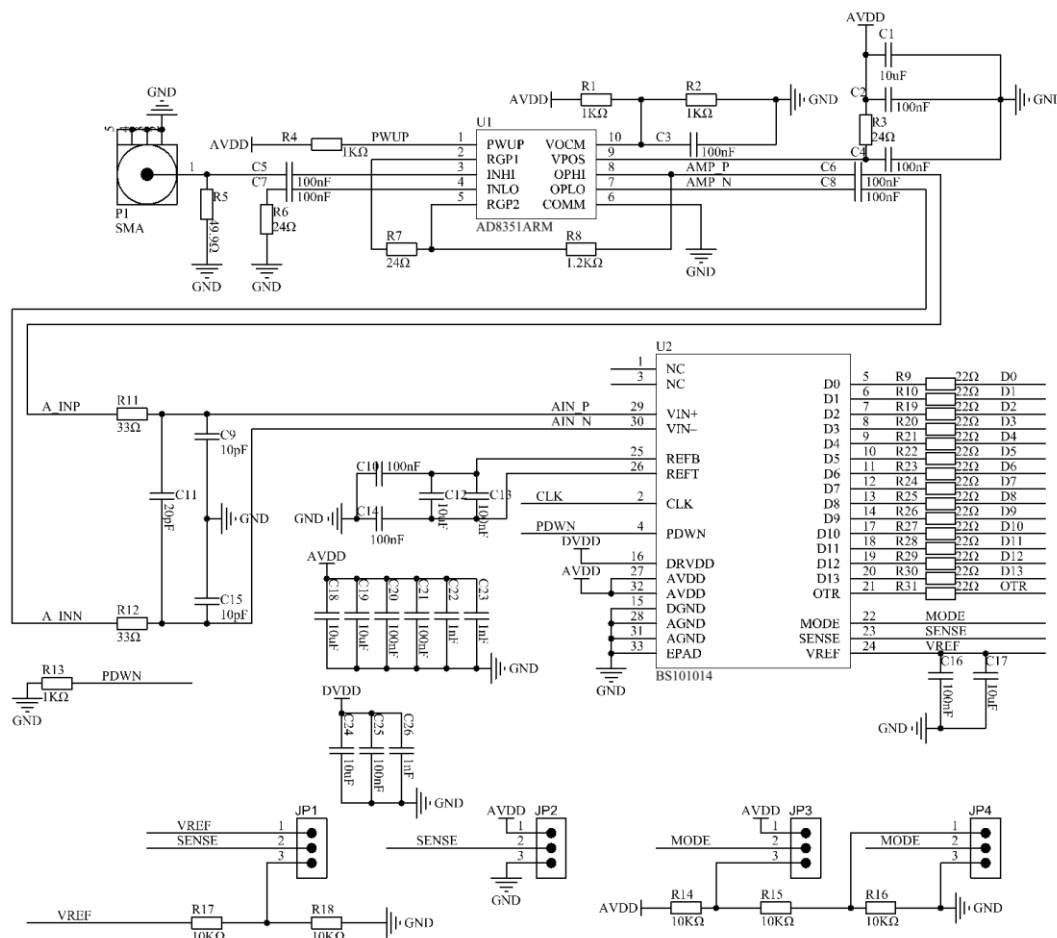


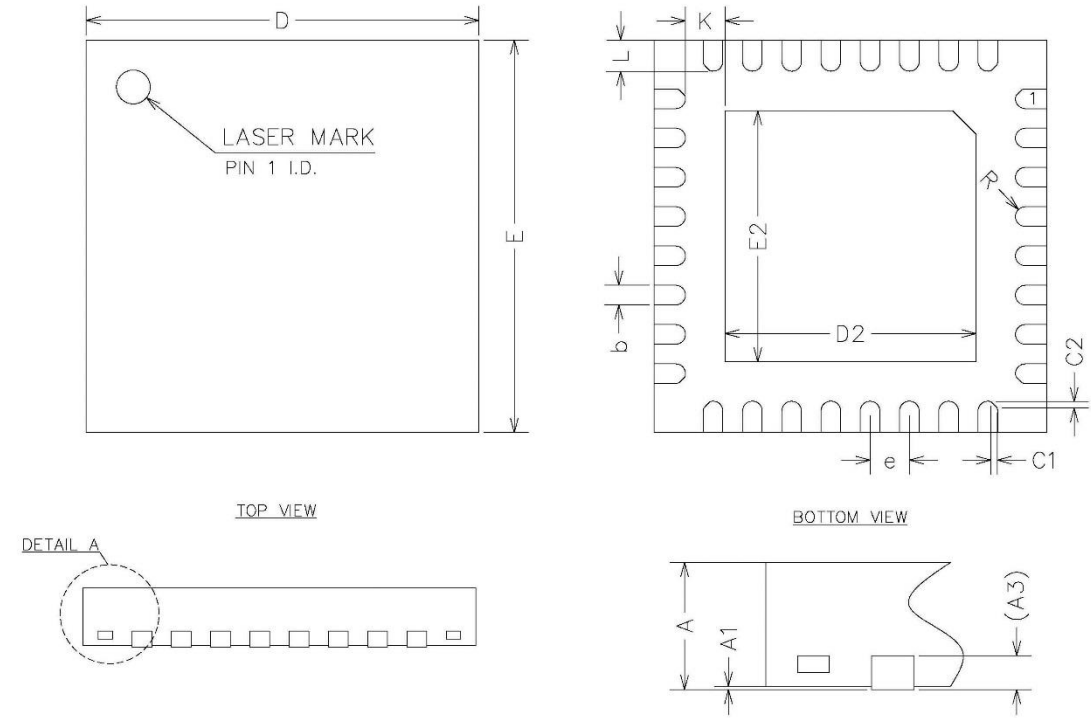
图 30 运放差分输入参考电路图

4.6 PCB 布局建议

良好的 PCB 布局对于 ADC 发挥出它的性能具有非常重要的影响。对于 BS101014 的应用设计中，PCB 的布局一般应该功能电路进行分区布局，避免相互的干扰。BS101014 在进行 PCB 布局时应该注意如下几项：

- PCB 布局应该按照电源电路、时钟电路、模拟输入调理电路、数字输出电路进行功能分区；
- 不同功能电路之间应尽量避免交叉，尤其是时钟信号应避免跨越到模拟输入调理电路，从而造成模拟输入信号被干扰的情况发生；
- 模拟输入路径应尽可能短；
- 对于功耗敏感的产品应用中，数字输出信号的走线也应尽可能短。RF-4 印制板的外层 50 欧走线产生的寄生参数大约为 2.8pF/英寸的寄生电容以及 7nH/英寸的寄生电感，所以过长的走线也会导致数字功耗的增加，减少走线长度也有利于保持设计的完整性。

5 封装信息



单位为毫米

尺寸符号	数值		
	最小	公称	最大
A	0.70	0.75	0.80
A1	0	0.02	0.05
b	0.18	0.25	0.30
D	4.90	5.00	5.10
E	4.90	5.00	5.10
D2	3.10	3.20	3.30
E2	3.10	3.20	3.30
e	0.40	0.50	0.60
K	0.20	—	—
L	0.35	0.40	0.45

6 订购信息

订购型号	温度范围	工作频率	封装信息	质量等级
BS101014-25EC	0℃~70℃	25MHz	QFN32	商业级
BS101014-40EC	0℃~70℃	40MHz	QFN32	商业级
BS101014-65EC	0℃~70℃	65MHz	QFN32	商业级
BS101014-25EI	-40℃~85℃	25MHz	QFN32	工业级
BS101014-40EI	-40℃~85℃	40MHz	QFN32	工业级
BS101014-65EI	-40℃~85℃	65MHz	QFN32	工业级