

DATA SHEET

数据手册

BS6316

16 位 3 通道模拟信号前端

2025.04

BS6316				
16位 3 通道模拟信号前端				
版本号： V2.01		当前版本时间：2025 年 4 月		
新旧版本改动比较：				
旧版	文档页数	当前版本	文档页数	主题（和旧版本相比的主要变化）
V1.00	17	V1.01	17	删除 Power-Down 寄存器控制字描述 增加了 CDS 采样相关内容
V1.01	17	V1.02	19	增加了章节 7，对 SHA 和 CDS 模式表达式更新
V1.02	19	V2.00	22	对 BS6316 的实测数据更新。
V2.00	22	V2.01	18	根据 15 片测试结果，对 BS6316 的实测数据更新。 串口空闲改为逻辑高。删除典型频谱图

如果您有技术、交付或价格方面的任何问题，请联系成都博思微科技有限公司的相关办公室或当地的代理商，谢谢！

编制时间： 2025 年 4 月

产品概述

BS6316 是一款工作电压为 3.3V，转换速率可支持 30MSPS 的 3 通道 16Bit 模拟信号前端处理器。BS6316 具有内置的高性能前端采样保持放大器 (SHA)、PGA、CDS 以及参考电压源。BS6316 的电路结构上包括了带隙基准产生电路、时钟信号接收与分配电路、采样保持电路、ADC 内核电路、数字校正与输出电路等。BS6316 支持 CCD/CIS 应用。BS6316 采用了 SSOP28 的封装形式。

- 宽字节输出 (8+8)
- 模拟输入范围: 1.6V p-p/2V p-p
- PGA 可编程增益: 1V/V~5.8V/V
- 输入钳位保护电路
- 内置基准
- 3 通道工作速率: 30MSPS
- 2 通道工作速率: 30MSPS
- 1 通道工作速率: 20MSPS

产品特性

- 单电源供电 3.3V
- 功耗:
BS6316:300mW
Power Down 功耗: 10 μ A
- 可编程 OFFSET: +235mV/-235mV

应用领域

- 扫描仪
- 彩色复印机
- 多媒体设备
- 安防监控

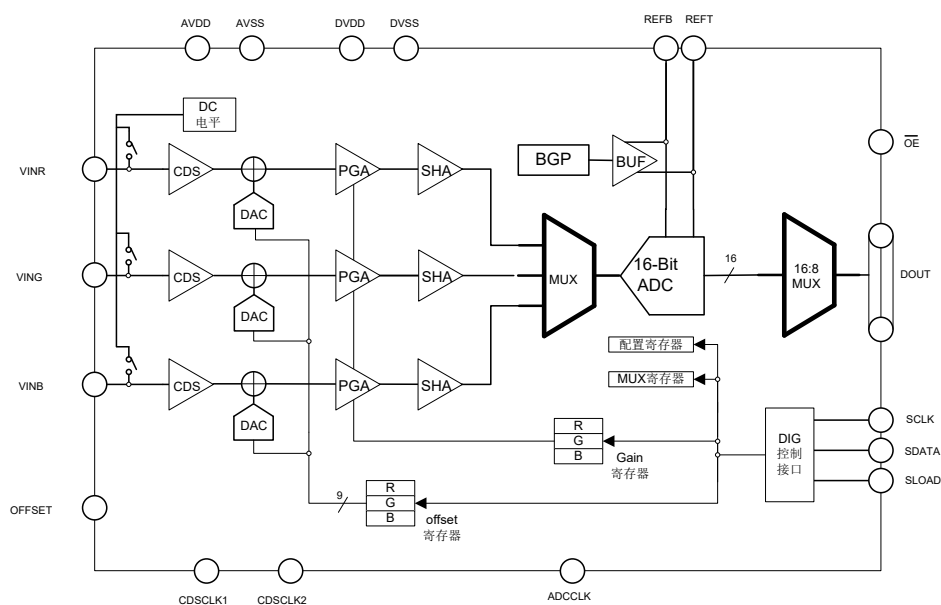


图 1 BS6316 示意图

目 录

产品概述.....	3
产品特性.....	3
应用领域.....	3
1 引脚描述	1
1.1 引脚布局图.....	1
1.2 引脚功能说明.....	1
2 电特性	2
2.1 电性能参数.....	2
2.1.1 静态测试参数.....	2
2.1.2 数字接口特性.....	3
2.1.3 时序要求.....	3
2.2 ESD 性能	6
2.3 极限参数值.....	6
2.4 推荐工作条件.....	7
3 功能特性	7
3.1 功能概述.....	7
3.2 寄存器描述.....	7
3.2.1 Configuration 寄存器	8
3.2.2 MUX 寄存器.....	8
3.2.3 PGA 寄存器.....	8
3.2.4 OFFSET 寄存器	9
4 典型应用	10
4.1 SHA 模式典型应用概述.....	10
4.2 CDS 模式典型应用概述.....	10
4.3 电源设计建议.....	11
4.4 PCB 布局建议.....	11
5 封装信息	12
6 订购信息	12
7 声明及注意事项	13
7.1 产品中有毒有害物质或元素的名称及含量.....	13
7.2 注意.....	13

1 引脚描述

1.1 引脚布局图

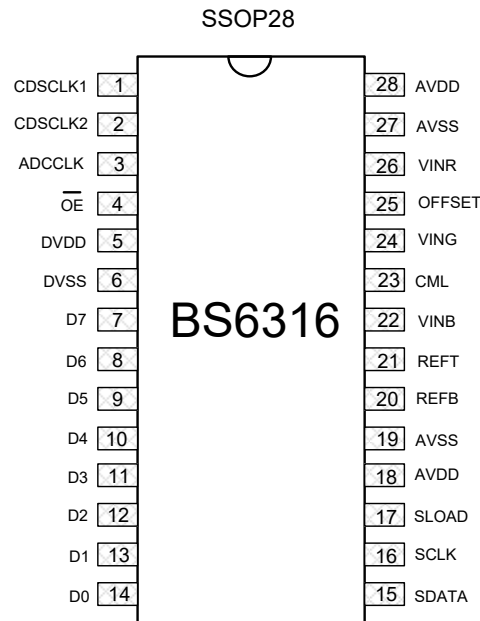


图 2 芯片管脚示意顶视图

1.2 引脚功能说明

表 1 引脚说明表

引脚序号	名称	类型	功能说明	引脚序号	名称	类型	功能说明
1	CDSCLK1	I	CDS 采集参考电平时钟	15	SDATA	I/O	串口数据输入/输出
2	CDSCLK2	I	CDS 采集信号时钟	16	SCLK	I	串口时钟
3	ADCCLK	I	A/D 工作时钟	17	SLOAD	I	串口片选信号，低有效
4	$\overline{\text{OE}}$	I	输出使能、低有效，内接 50K 下拉电阻	18	AVDD	P	模拟电源
5	DVDD	P	数字电源	19	AVSS	P	模拟地
6	DVSS	P	数字地	20	REFB	AO	差分基准反相端
7	D7	O	数字数据输出	21	REFT	AO	差分基准同相端
8	D6	O	数字数据输出	22	VINB	AI	蓝色输入
9	D5	O	数字数据输出	23	CML	AO	内部参考退耦输出
10	D4	O	数字数据输出	24	VING	AI	绿色输入
11	D3	O	数字数据输出	25	OFFSET	AO	钳位退耦输出
12	D2	O	数字数据输出	26	VINR	AI	红色输入
13	D1	O	数字数据输出	27	AVSS	P	模拟地
14	D0	O	数字数据输出	28	AVDD	P	模拟电源

2 电特性

2.1 电性能参数

2.1.1 静态测试参数

典型值的测量条件：环境温度为 25℃，AVDD 管脚电压为 3.3V；DVDD 管脚电压为 3.3V；最小值、最大值包括了：环境温度-40℃~85℃和推荐的工作电压。部分电参数测试条件（不同的电压和温度），标注在测试条件一栏。

表 2 电参数表

	测试条件	最小值	典型值	最大值	单位
AVDD	模拟电源电压	3.15		3.45	V
DVDD	数字电源电压	3.15		3.45	V
I-TOT	模拟数字总电流		85		mA
I-SHUT	芯片关断总电流		10		μA
VIH	输入逻辑高OE	0.8V _{DD}			V
VIL	输入逻辑低OE			0.2V _{DD}	V
I _{INHL}	逻辑端口输入漏流 CDSCLK1、CDSCLK2、 ADCCLK、SCLK、SLOAD			±1	μA
	OE			±70	μA
VOH	输出逻辑高 I _{OH} =-3mA	DVDD-0.5			V
VOL	输出逻辑低 I _{OL} =3mA			0.5	V
t _{MAX}	3 通道传输数据+CDS	30			MSPS
	2 通道传输数据+CDS	30			MSPS
	1 通道传输数据+CDS	20			MSPS
OFFSET	PGA 增益 1V/V			±100	mV
R _{FS}	REFT-REFB=0.8		1.56		V
	REFT-REFB=1.0		1.95		V
I _{in}	模拟输入电流 VINB、VING、VINR		10		μA
C _{in}			7		pF
PGA-Gain	最小值		1.0		V/V
	最大值		5.71		V/V
PGA-Gain-N	PGA-Gain 分辨率		6		Bit
Offset	可编程 OFFSET 最小值		-235		mV
Offset	可编程 OFFSET 最大值		235		mV
Offset-N	PGA-Offset 分辨率		9		Bit
CLAMP-DAC	CODE=0 时 CLAMP-DAC 输出最小值		0.47		V
	CODE=F 时 CLAMP-DAC 输出最大值		2.62		V
CLAMP-DAC-N	钳位 DAC 分辨率		4		Bit
CLAMP-DAC-LSB	DAC-Step		142		mV
CLAMP-DAC-Offset	AVDD=3.3V			±50	mV

2.1.2 数字接口特性

典型值的测量条件：环境温度为 25℃，AVDD 管脚电压为 3.3V；DVDD 管脚电压为 3.3V；最小值、最大值包括了：环境温度-40℃~85℃和推荐的工作电压。部分电参数测试条件（不同的电压和温度），标注在测试条件一栏。

表 3 电参数表-时序

	测试条件	最小值	典型值	最大值	单位
时钟时序					
t_{PRA}	3 通道工作像素传输速率	100			ns
t_{PRB}	2 通道工作像素传输速率	66			ns
t_{PRC}	1 通道工作像素传输速率	50			ns
t_{ADCLK}	ADCCLK 的脉冲宽度	16			ns
t_{C1}	CDSCLK1 的脉冲宽度	10			ns
t_{C1C2}	CDSCLK1 的下降沿到 CDSCLK2 的上升沿	0			ns
t_{ADC2}	ADCCLK 的下降沿到 CDSCLK2 的上升沿	2			ns
t_{C2ADR}	CDSCLK2 的上升沿到 ADCCLK 的上升沿	2			ns
时钟时序					
t_{C2ADF}	CDSCLK2 的下降沿到 ADCCLK 的下降沿	20			ns
t_{C2FADR}	CDSCLK2 的下降沿到 ADCCLK 的上升沿	4			ns
t_{ADC1}	ADCCLK 的下降沿到 CDSCLK1 的上升沿	0			ns
t_{AD}	CDS 时钟的孔径(Aperture Delay)抖动		3		ns
串口时序					
f_{SCLK}	串口时钟工作最大频率			10	MHz
t_{LS}	SLOAD 到 SCLK 的建立时间	10			ns
t_{LH}	SCLK 到 SLOAD 的保持时间	10			ns
t_{DS}	SDATA 到 SCLK 上升沿的建立时间	10			ns
t_{DH}	SCLK 到 SDATA 的保持时间	10			ns
t_{RDV}	SCLK 下降沿到 SDATA 有效时间	10			ns
数据输出					
t_{OD}	数据输出传输延迟 (C=10pF)		10		ns
t_{HZ}	输出使能有效到高阻态		10		ns
t_{DV}	高阻态到数据有效		10		ns

2.1.3 时序要求

BS6316 的采样时序可以工作在 SHA 模式。SHA 采样针对 CIS 传感器应用。BS6316 输出的码字由 D7~D0 输出，可以用 DDR 输出 16Bit 的量化结果，也可以只输出高 8Bit 的量化结果。

BS6316 可以让 3 个通道同时工作，也可让两个通道工作，也可以只让其中 1 个通道工作，这可通过 CDS 控制字、REG、GREEN、BLUE 控制字控制。

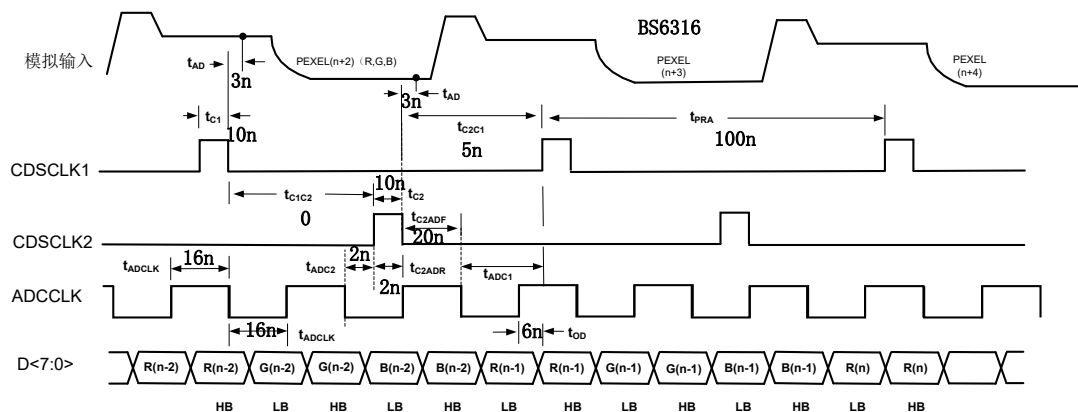


图 33 通道 CDS 模式 16Bit 输出时序

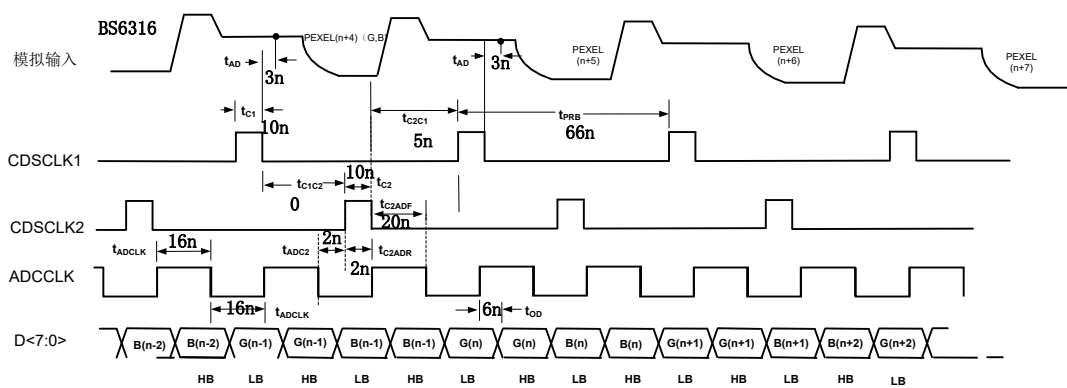


图 4 两通道 CDS 模式 16Bit 输出时序

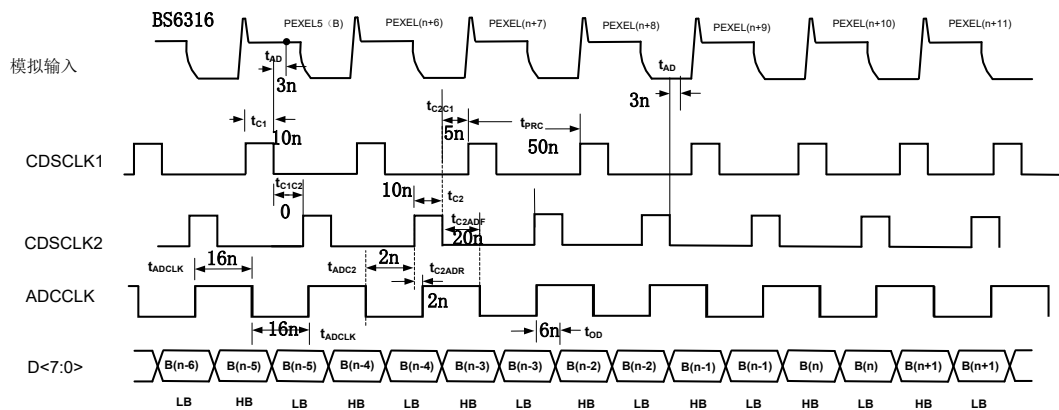


图 5 单通道 CDS 模式 16Bit 输出时序

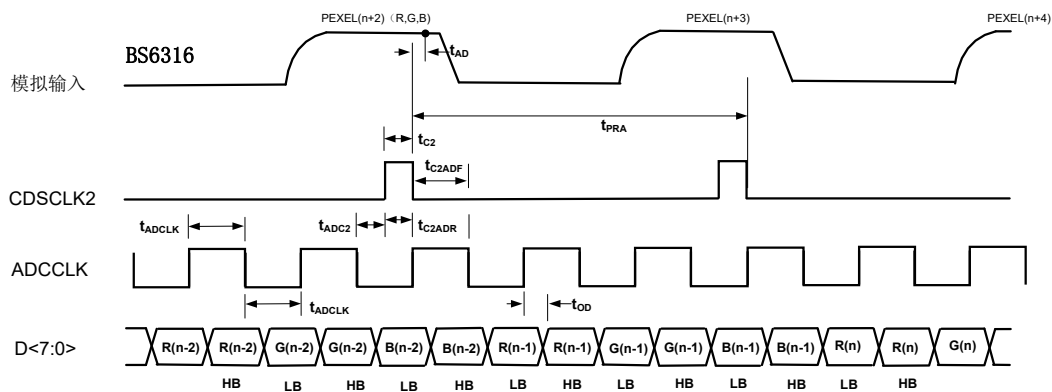


图 6 三通道 SHA 模式 16Bit 输出时序

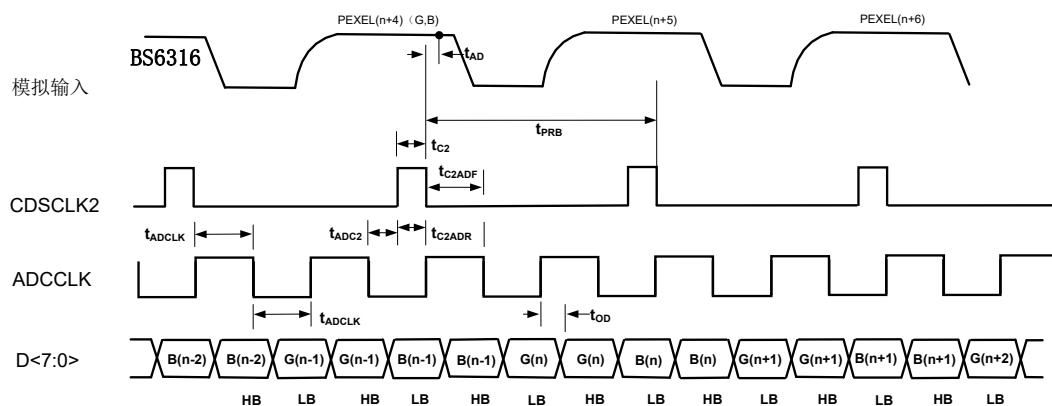


图 7 两通道 SHA 模式 16Bit 输出时序

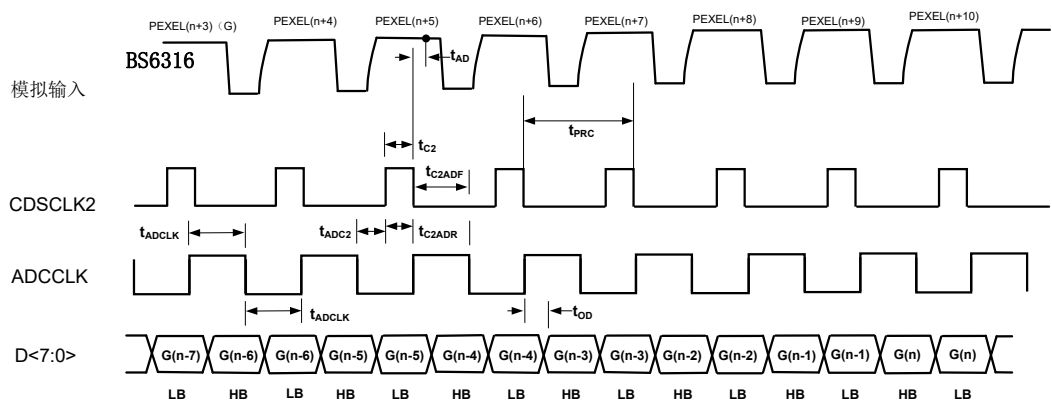


图 8 单通道 SHA 模式 16Bit 输出时序

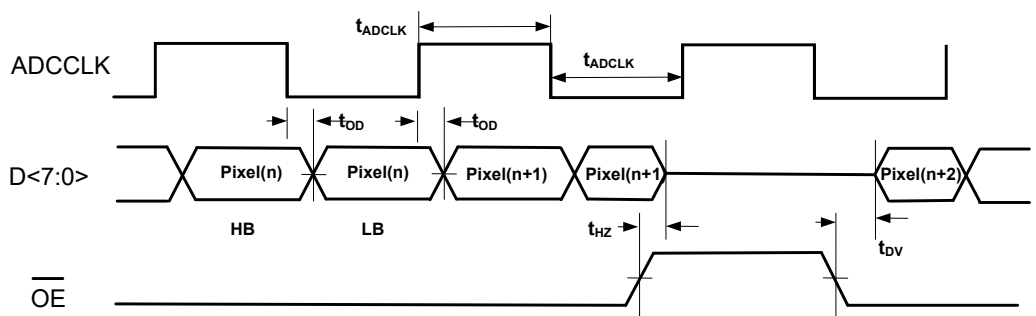


图 9DDR 数据输出时序

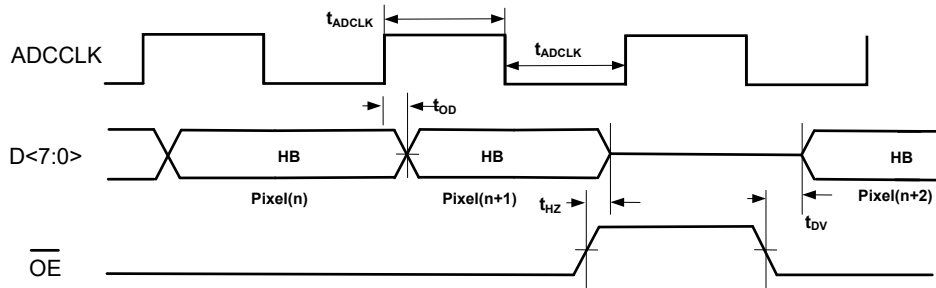


图 10 单数据输出时序

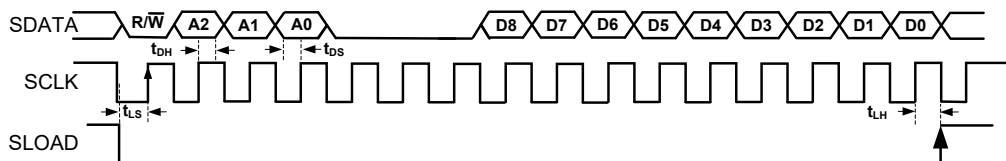


图 11 串口写时序

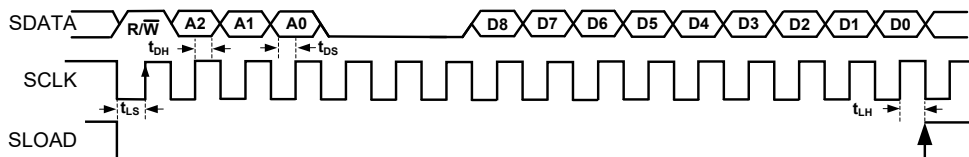


图 12 串口读时序

2.2 ESD 性能

	ESD 模型	耐压值	单位
V(ESD)	HBM	± 2000	V

注：JEDEC 的标准 JEP155 规定：HBM ESD 能力达到 500V 就可以允许安全生产，在标准的 ESD 控制流程中。

2.3 极限参数值

参数	名称	相对于	MIN	MAX	UNIT
AVDD	模拟电源电压	AVSS	-0.3	3.9	V
DVDD	数字电源电压	DVSS	-0.3	3.9	V
AVSS	模拟地	DVSS	-0.3	0.3	V
D0 到 D7	数据输出	DVSS	-0.3	DVDD+0.3	V
SLOAD、SDATA、SCLK	串口接口	DVSS	-0.3	DVDD +0.3	V
CDSCLK1、CDSCLK2、 ADCCLK、OE、	逻辑输入	AVSS	-0.3	AVDD +0.3	V
VINB、VING、VINR	模拟输入	AVSS	-0.3	AVDD +0.3	V
CML、OFFSET	模拟退耦	AVSS	-0.3	AVDD +0.3	V
REFT、REFB	差分基准	AVSS	-0.3	AVDD +0.3	V

2.4 推荐工作条件

参数	名称	相对于	典型	UNIT
AVDD	模拟电源电压	AVSS	3.3	V
DVDD	数字电源电压	DVSS	3.3	V
AVSS	模拟地	DVSS	0	V
D0 到 D7	数据输出	DVSS		V
SLOAD、SDATA、SCLK	串口接口	DVSS	10M	Hz
CDSCLK1、CDSCLK2、ADCCLK、OE、	逻辑输入	AVSS	10M	Hz
VINB、VING、VINR	模拟输入	AVSS		V
CML、OFFSET	模拟退耦	AVSS	1μ\0.1μ	F
REFT、REFB	差分基准	AVSS	差分 10μ\0.1μ到地 0.1μ	F
T_{STG}	工作温度	0	70	°C
	存储温度	-40	125	°C
	焊接温度(soldering, 10 s)		235	°C

3 功能特性

3.1 功能概述

BS6316 是一款具有前端采样保持放大器并由 7 级流水线组成的 ADC 转换器。BS6316 每一级量化输出结果经过校正逻辑后，再组合成 16Bit 数据输出。BS6316 的模拟信号输入允许通过 AC 耦合的方式输入到该 ADC 进行模数转换。BS6316 的采样时钟输入采用单端 CMOS 输入，BS6316 转换后的数据经过时序对齐后送到输出驱动 Buffer 对信号线进行驱动输出，输出数据采用了并行 CMOS 接口进行输出，对应 D0~D7 管脚。BS6316 的并行 CMOS 接口电平由数字电源 DVDD 决定，这样设计的好处是可以灵活地调整输出信号的电压摆幅让 BS6316 更好地兼容不同接收电平的处理器。该 ADC 输出数据格式可以支持二进制原码格式。BS6316 具有低功耗模式，关断电流 10μA。

BS6316 由 3 个模拟输入通道，可通过串口配置，让芯片工作在 1 通道/2 通道/3 通道模式。

3.2 寄存器描述

名字	地址			数据								
	A2	A1	A0	D8	D7	D6	D5	D4	D3	D2	D1	D0
Configuration	0	0	0	0	0	CLP int	3CH	CDS On	0	PWD	FS	1BYT out
MUX	0	0	1	0	RGB/ BGR	Red	Green	Blue	Clap[3]	Clap[2]	Clap[1]	Clap[0]
Red PGA	0	1	0	0	0	0	MSB					LSB
Green PGA	0	1	1	0	0	0	MSB					LSB
Blue PGA	1	0	0	0	0	0	MSB					LSB
Red offset	1	0	1	MSB								LSB
Green offset	1	1	0	MSB								LSB

Blue offset	1	1	1	MSB								LSB
-------------	---	---	---	-----	--	--	--	--	--	--	--	-----

3.2.1 Configuration 寄存器

Configuration 寄存器控制 BS6316 的工作模式。

D8	D7	D6	D5	D4	D3	D2	D1	D0
0	0	CLP int	3CH	CDSOn	----	PWD	FS	1BYTout
		1=Internal*	1=On*	1=CDS*	----	1=On	1=2V	1=On
		0=External	0=Off	0=SHA	0*	0=Off*(工作)	0=1.6V*	0=Off*
注意：*标示代表默认控制模式。								

D6 控制钳位电压，D6=0，Offset 输出高阻，外部电压驱动钳位；D6=1，offset 退耦，内部钳位。

D5 控制 3 通道工作模式，D5=1，3 通道均工作；D5=0，关闭 3 通道同时工作。

D4 控制 CDS 采样模式，D4=1，CDS 采样开启；D4=0，SHA 模式开启。

D3 内部设定为 0；

D2 控制低功耗模式，D2=1，开启低功耗模式；D2=0，芯片正常工作。

D1 控制 ADC 的量化范围，D1=1，ADC 的满幅输入 FS=2V；D1=0，FS=1.6V。

D0 控制量化码字输出的字节，D0=1，单字节输出；D0=0，DDR 输出 2 个字节。

3.2.2 MUX 寄存器

MUX 寄存器控制 BS6316 的采样顺序。

D8	D7	D6	D5	D4	D3	D2	D1	D0
0	RGB/ BGR	Red	Green	Blue	Clap[3]	Clap[2]	Clap[1]	Clap[0]
	1=R-G-B*	1=Red*	1=Green	1=Blue	1111=2.7V*			
					1110=2.55V			
	0=B-G-R	0=Off	0=Off*	0=Off*	↓↓↓↓↓↓↓			
					0000=0.45V			
注意：*标示代表默认控制模式。								

D7 控制 3 通道模式，D7=1，采样顺序依次是 Red→Green→Blue；D7=0，采样顺序依次是 Blue→Green→Red。

D6-D5-D4 控制单通道模式。

D6=1，Red 采样通道开启，D6=0，Red 采样通道关闭。

D5=1，Green 采样通道开启，D5=0，Green 采样通道关闭。

D4=1，Blue 采样通道开启，D4=0，Blue 采样通道关闭。

D3-D2-D1-D0 控制内部 4Bit 的 DAC 钳位电压输出，输出范围从 0.45V 到 2.7V。

D3-D2-D1-D0=0000，输出 0.45V；D3-D2-D1-D0=1111，输出 2.7V。

$$Clamp = 0.45V + LSB \sum (8 \times D3 + 4 \times D2 + 2 \times D1 + D0)$$

3.2.3 PGA 寄存器

BS6316 的模拟采集通道均有 PGA 放大器，D8-D7-D6 默认低。

D8	D7	D6	D5	D4	D3	D2	D1	D0	Gain(V/V)	Gain/dB
----	----	----	----	----	----	----	----	----	-----------	---------

BS6316 16 位 3 通道模拟信号前端

D8	D7	D6	D5	D4	D3	D2	D1	D0	Gain(V/V)	Gain/dB
0	0	0	MSB					LSB		
			0	0	0	0	0	0*	1.0	0
			0	0	0	0	0	1	1.013	0.11
			↓↓	↓↓	↓↓	↓↓	↓↓	↓↓	↓↓	↓↓
			1	1	1	1	1	0	5.43	14.7
			1	1	1	1	1	1	5.85	15.34

注意: *标示代表默认控制模式。

D5-D4-D3-D2-D1-D0 控制 PGA 的增益。

D[5:0]=000000, 增益为 0dB; D[5:0]=111111, 增益为 14.7dB。

该增益满足 $Gain = \frac{76}{76 - G}$, $G = D[5:0]$ 的十进制数。

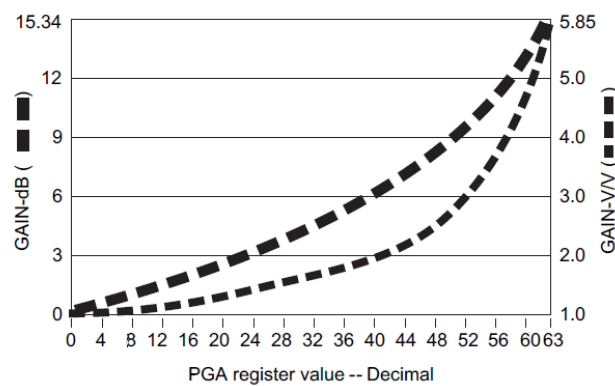


图 13 PGA 增益

3.2.4 OFFSET 寄存器

BS6316 有 3 个独立的 Offset 寄存器, 分别用于 Red, Green 和 Blue 通道的 Offset 补偿。D8 到 D0 可实现 512 个步进, $\pm 250\text{mV}$ 的 Offset 补偿。D8 是符号位, 0 为正, 1 为负。

$$Offset = (-1)^{2-D_8} \times LSB \times \sum D[7:0]$$

D8	D7	D6	D5	D4	D3	D2	D1	D0	Offset(mV)
0	0	0	0	0	0	0	0	0*	0
0	0	0	0	0	0	0	0	1	0.98
↓↓	↓↓	↓↓	↓↓	↓↓	↓↓	↓↓	↓↓	↓↓	↓↓
0	1	1	1	1	1	1	1	1	250
1	0	0	0	0	0	0	0	0	0
↓↓	↓↓	↓↓	↓↓	↓↓	↓↓	↓↓	↓↓	↓↓	↓↓
1	1	1	1	1	1	1	1	1	-250

注意: *标示代表默认控制模式。

4 典型应用

4.1 SHA 模式典型应用概述

图 14 是 BS6316 的 3 通道-SHA 模式的典型应用电路。模拟输入端口采用直接耦合，输入信号相对于 OFFSET，需要偏置在 0V 到 FS 之间($0 < V_{in} - V_{OFFSET} < FS$)。BS6316 的 FS 有 1.6V 和 2V 两种模式，通过 Configuration 寄存器的 D1 来配置输入满幅。为了达到最佳的线性度，OFFSET 和 CML 的电压须保持稳定，且 OFFSET 在 CML 相等。

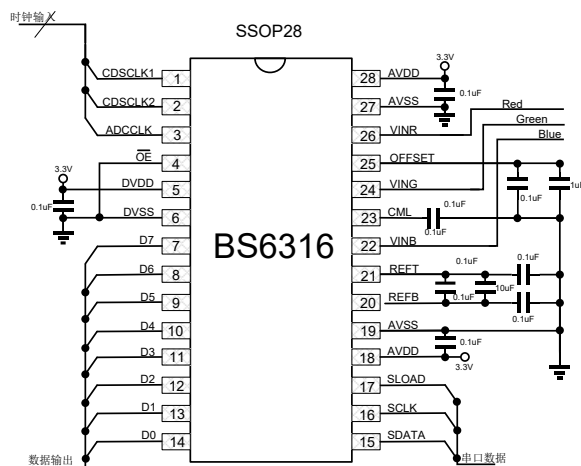


图 14BS6316-3 通道 SHA 模式典型应用电路

$$\text{SHA 模式下的量化过程: } (VIN - OFFSET) \times P_{gain} + V_{offset} + V_{DAC9B} = \frac{2 \times (REFT - REFB)}{65535} \times \sum_{i=0}^{15} 2^i D_i,$$

输入信号与参考电压(OFFSET)做差，再被量化成 16Bit 的数字信号。量化范围由 $REFT - REFB$ 决定。

$OFFSET$ 是 PIN25 端口电压， V_{offset} 是信号链路的失调电压， V_{DAC9B} 是 9B-DAC 补偿电压，

P_{gain} 是 PGA 的增益。

4.2 CDS 模式典型应用概述

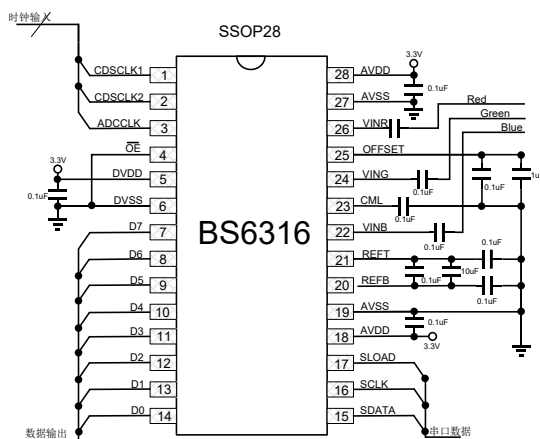


图 15BS6316-3 通道 CDS 模式典型应用电路

图 15 是 BS6316 的 3 通道-CDS 模式的典型应用电路。模拟输入端口采用 AC 耦合，输入信号相对于复位，需要偏置在 0V 到 FS 之间。BS6316 的 FS 有 1.6V 和 2V 两种模式，通过 Configuration 寄存器的 D1 来配置输入满幅。为了达到最佳的线性度，OFFSET 的电压须保持稳定。AC 耦合的电容，推荐采用 0.1μF 电容。

CDS 模式下的量化过程： $(V_{RST} - VIN) \times P_{gain} + V_{offset} + V_{DAC9B} = \frac{2 \times (REFT - REFB)}{65535} \times \sum_{i=0}^{15} 2^i D_i$ ，输入信号与复位电压做差，再被量化成 16Bit 的数字信号。量化范围由 $REFT - REFB$ 决定。

V_{RST} 是复位脉冲电压， V_{offset} 是信号链路的失调电压， V_{DAC9B} 是 9B-DAC 补偿电压， P_{gain} 是 PGA 的增益。

4.3 电源设计建议

电源质量对于 BS6316 是否能发挥出其最优性能有着至关重要的作用，因此，结合系统需求设计出符合要求的电源转换电路就显得十分重要。一般来说，开关电源的输出电源纹波噪声无法满足高速转换 ADC 的使用需求，所以在选择电源转换芯片的时候需要选择低噪声的 LDO 电源。并在适当的电源位置，添加磁珠，滤除电源上的噪声。

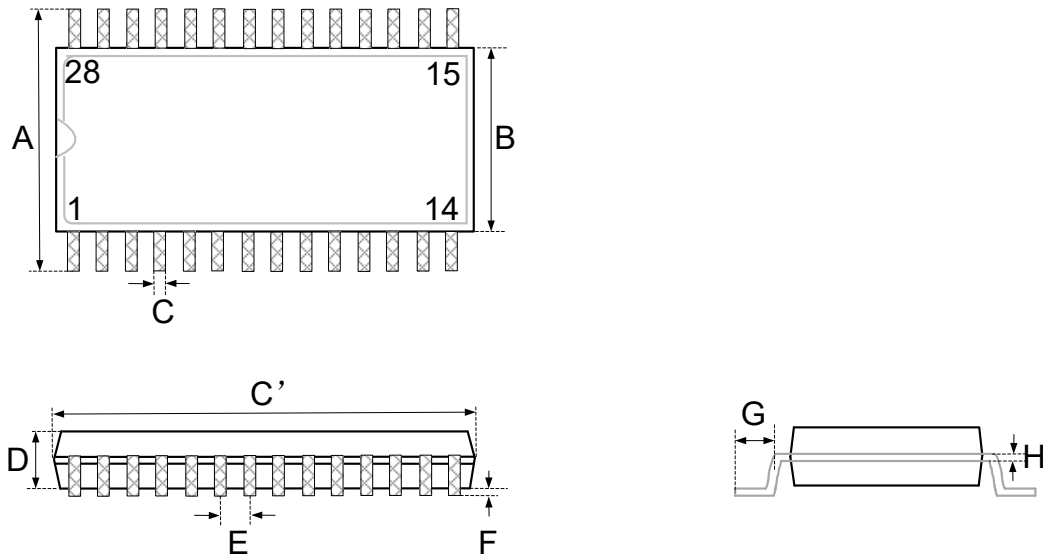
为了防止地的噪声影响 SNR，需要在电源和地之间连接电容。特别是 D0~D7 驱动口会产生较多的噪声，需要避免 D0~D7 端产生的噪声干扰模拟地。

4.4 PCB 布局建议

良好的 PCB 布局对于 ADC 发挥出它的性能具有非常重要的影响。对于 BS6316 的应用设计中，PCB 的布局一般应该功能电路进行分区布局，避免相互的干扰。BS6316 在进行 PCB 布局时应该注意如下几项：

- PCB 布局应该按照电源电路、时钟电路、模拟输入调理电路、数字输出电路进行功能分区；
- 不同功能电路之间应尽量避免交叉，尤其是时钟信号应避免跨越到模拟输入调理电路，从而造成模拟输入信号被干扰的情况发生；
- 模拟输入路径应尽可能短；
- 时钟路径应尽可能的短，避免与电源线及其它信号线平行
- 对于功耗敏感的产品应用中，数字输出信号的走线也应尽可能短。RF-4 印制板的外层 50 欧印制线产生的寄生参数大约为 2.8pF/英寸的寄生电容以及 7nH/英寸的寄生电感，所以过长的走线也会导致数字功耗的增加，减短信号线长度也有利于保持设计的完整性。
- 数字输出信号到数据采集卡的寄生电感和寄生电容，会导致数据输出的 Ring 和地电压的波动，因此减短信号线长度也有利于噪声优化。

5 封装信息



注:1) 为引出端识别标志。

单位为毫米

尺寸符号	数值		
	最小	公称	最大
A	7.40	7.80	8.20
B	5.00	5.30	5.60
C	0.22	—	0.38
C'	9.90	10.20	10.50
D	0.00	—	2.00
E	—	0.65 BSC	—
F	0.05	—	—
G	0.55	0.75	0.95
H	0.09	—	0.21

6 订购信息

订购型号	温度范围	封装信息
BS6316	-40℃~85℃	SSOP28

7 声明及注意事项

7.1 产品中有毒有害物质或元素的名称及含量

部件名称	有毒有害物质或元素									
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价铬 (Cr (VI))	多溴联苯 (PBBs)	多溴联苯醚 (PBDEs)	邻苯二甲酸 二丁酯 (DBP)	邻苯二甲酸 丁苯酯 (BBP)	邻苯二甲酸二(2- 乙基己基)酯 (DEHP)	邻苯二甲酸 二异丁酯 (DIBP)
引线框	○	○	○	○	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○	○	○	○	○
芯片	○	○	○	○	○	○	○	○	○	○
内引线	○	○	○	○	○	○	○	○	○	○
装片胶	○	○	○	○	○	○	○	○	○	○
说明	○：表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×：表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。									

7.2 注意

在使用本产品之前建议仔细阅读本资料；

本资料仅供参考，本公司不作任何明示或暗示的保证，包括但不限于适用性、特殊应用或不侵犯第三方权利等。

本产品不适用于生命救援、生命维持或安全等关键设备，也不适用于因产品故障或失效可能导致人身伤害、死亡或严重财产或环境损害的应用。客户若针对此类应用应自行承担风险，本公司不承担任何赔偿责任。

客户负责对使用本公司的应用进行所有必要的测试，以避免在应用或客户的第三方客户的应用中出现故障。本公司不承担这方面的任何责任。

本公司保留随时对本资料所发布信息进行更改或改进的权利，本资料中的信息如有变化，恕不另行通知，建议采购前咨询我司销售人员。

请从本公司的正规渠道获取资料，如果由本公司以外的来源提供，则本公司不对其内容负责。